

第七章

单晶硅的热氧化

在硅表面形成二氧化硅称为氧化，稳定且附着力强的二氧化硅的制成导致了硅集成电路平面工艺的诞生。尽管有许多种在硅表面直接生成二氧化硅的方法，但通常还是采用热氧化的方法来完成，这种方式就是将硅暴露在高温氧化环境(氧气，水)之中。热氧化方法能够在二氧化硅薄膜的制备过程中使膜厚以及硅/二氧化硅界面特性得到控制。其它生长二氧化硅的技术有等离子阳极氧化和湿法阳极氧化，但这两种技术都未在超大规模集成电路工艺中得到广泛的应用。

在缓冲HF中的腐蚀速率 (/min)	1000	折射系数	1.46
红外辐射吸收峰	9.3	比热(J/g°C)	1.0
线性膨胀系数(cm/cm°C)	5.0×10 ⁻⁷	硅上膜内应力(dyne/cm ²)	2~4×10 ⁹
分子重量	60.08	热导率(W/cm°C)	0.014
每立方厘米分子数	2.3×10 ²²		

表1.在超大规模集成电路工艺中应用的热二氧化硅膜厚的范围

表2.热二氧化硅部分物理常数

直流电阻率 (Ωcm),25°C	10 ¹⁴ ~10 ¹⁶	绝缘常数	3.8~3.9
密度 (g/cm ³)	2.27	能隙(eV)	约8
绝缘强度 (V/cm)	5~10×10 ⁶	熔点(C)	约1700

SiO ₂ 厚度	应用	热生成二氧化硅在超大规模集成电路工艺中主要应用
60~100	隧道效应氧化物	
150~500	栅氧, 绝缘电容器	
200~500	LOCOS(硅的局部氧化)	
2000~5000	掩模, 表面钝化	
3000~10000	场氧	

用于生成从60Å到1000Å厚的二氧化硅膜, 这些膜的作用包括: a)离子注入和扩散掩蔽层; b)硅表面钝化; c)器件隔离(例如硅的局部氧化, 简称LOCOS); d)用作栅氧和在MOS器件中起绝缘作用的电容器; e)用作在电可变ROMs (EAROMs)中的隧道效应氧化膜。表1列出了在这些应用中膜厚的范围。

本章将讨论: a)石英玻璃和热生成二氧化硅的特性; b)氧化动力学; c)初始氧化过程以及硅与二氧化硅的直接氮化; d)不同生长条件下的氧化速度; e)硅/二氧化硅界面特性; f)氧化过程中掺杂浓度的再分配; g)氧化设备; h)氧化厚度的测量。多晶硅的氧化已在第六章中讨论过。表2给出了所列热生成二氧化硅参数的典型值。

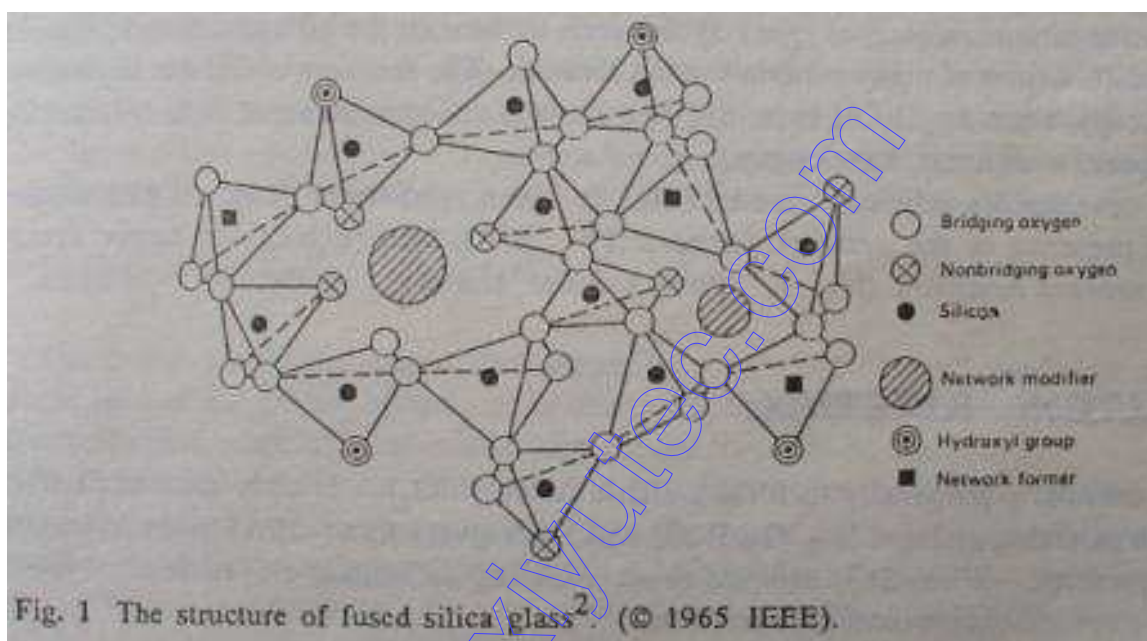
一、二氧化硅的特性

玻璃以及非晶态的二氧化硅统称为熔融二氧化硅。在一些文献中当写到炉体的时候, 常会提到熔融石英, 这是误称, 实际上这种炉体是用熔融二氧化硅制成的, 石英是二氧化硅一种结晶态的称谓。从热力学的角度来说, 当温度低于1710°C时, 非晶态的二氧化硅是不稳定的, 这说明在1710°C以下, 非晶态的二氧化硅有转变为结晶态的趋势(逆向玻璃化), 而且发现随着温度的降低, 转变的速率也下降, 当温度降到1000°C以下时, 实质上转变速率已接近零。用熔融二氧化硅制成的炉管在高温下使用较长时间以后, 表面会出现白色结晶物质, 这就是因为有逆向玻璃化的过程, 这些物质可能成为粒子污染源。

Stevens和Kats设计了一个使熔融二氧化硅的结构更清楚、更直观模型。尽管因为非晶态没有长列结构, 但在小范围内还是存在一定的有序状态, 小范围的有序是指以SiO₄的结构式为中心, 这种结构可以这样来描述: 正四价硅原子位于一个规则多面体(如四面体或三角多

面体)的中心, 在每个角上都有负二价的氧离子, 硅与氧离子的距离, 即相应四面体的边长, 为 1.62\AA , 而氧离子与氧离子之间的距离为 2.27\AA 。

然后多面体通过一个被称为桥键氧的氧离子互相连接, 这个氧离子属于它所连接的两个多面体共有, 这就是结晶二氧化硅的情况。然而对于非晶态二氧化硅(熔融二氧化硅), 占据一些多面体顶点的是非桥键氧, 它不是两个相邻多面体所共有的, 桥键氧相对于非桥键氧所占的比例越高, 玻璃的紧密性就越好。



氧原子比硅原子更容易在玻璃中产生运动, 因为释放一个硅原子需要断裂四根 Si-O 键, 而释放一个桥键氧原子只需断裂两根 Si-O 键就可以了, 如果发生这样的断裂, 就会形成一个氧离子空穴, 这个空穴在整个网络中带纯正电。桥键氧和非桥键氧空穴都可能形成, 但考虑到键能的关系, 非桥键氧空穴更容易形成。

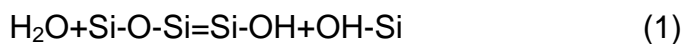
二氧化硅薄膜通过硅氧化而生成, 具有一个由不规则多面体网络形成的非晶态结构。热生成熔融二氧化硅的密度($2.15\sim 2.25\text{g/cm}^3$)要小于石英晶体(2.65g/cm^3), 低密度意味着一个更开放的结构, 这一开放结构导致了网络间隙存在杂质扩散。

杂质进入熔融二氧化硅从根本上改变了它的特性, 对于硅来说, 替代型杂质和间隙型杂质都是存在的。替代型杂质代替了二氧化硅中的硅, 这种杂质中最重要的是硼离子(B^{3+})和磷离子(P^{5+}), 另外也称这些杂质为网络形成剂, 因为它们本身也可能成为玻璃质结构(B_2O_3 或

P₂O₅)的基础。当B₂O₃或P₂O₅这类化合物形成时, 缺少的或多余的电子都会通过桥键氧离子的消失或形成分别来进行调节, 桥键氧的减少会使得网络的结构弱化(例如硼在二氧化硅中)。

钠、钾、铅、钡的氧化物作为间隙杂质进入二氧化硅结构, 当这些氧化物进入时, 金属离子脱离了氧离子进入了网络, 这样就造成了两个非桥键氧离子, 它们代替了原来的桥键氧。新加入的非桥键氧使得二氧化硅结构弱化, 使玻璃产生更多的孔, 这样就加快了玻璃中其它杂质的扩散速率。这种类型的杂质氧化物被称为网络调节剂, 因为它们本身并不会形成玻璃。

在熔融二氧化硅中, 水蒸汽是一种常见的杂质, 它能从空气中进入, 或在湿氧的过程中产生(甚至在干氧过程中也能产生, 有关内容将在“氧化生长速率: 对水的依赖关系”一节中讲述)。水蒸汽和一个桥键氧结合形成了一对稳定的非桥键羟基, 这一反应如下式所述:



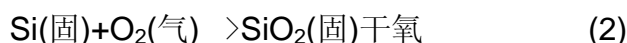
非桥键氧的增加进一步使得硅网络弱化, 这样就造成网络中许多物质扩散率的增大。OH的存在能够被红外频谱仪探测出来, 因为Si-OH的拉伸频率与Si-O不同(导致拉伸波在不同的地方出现吸收峰)。

Revesz开发了一个展示熔融二氧化硅结构的原理模型(图1), 这一模型包括网络形成剂(P⁵⁺、B³⁺)、桥键氧和非桥键氧, 以及网络调节剂(Na⁺、K⁺、Pb²⁺和Ba²⁺)。

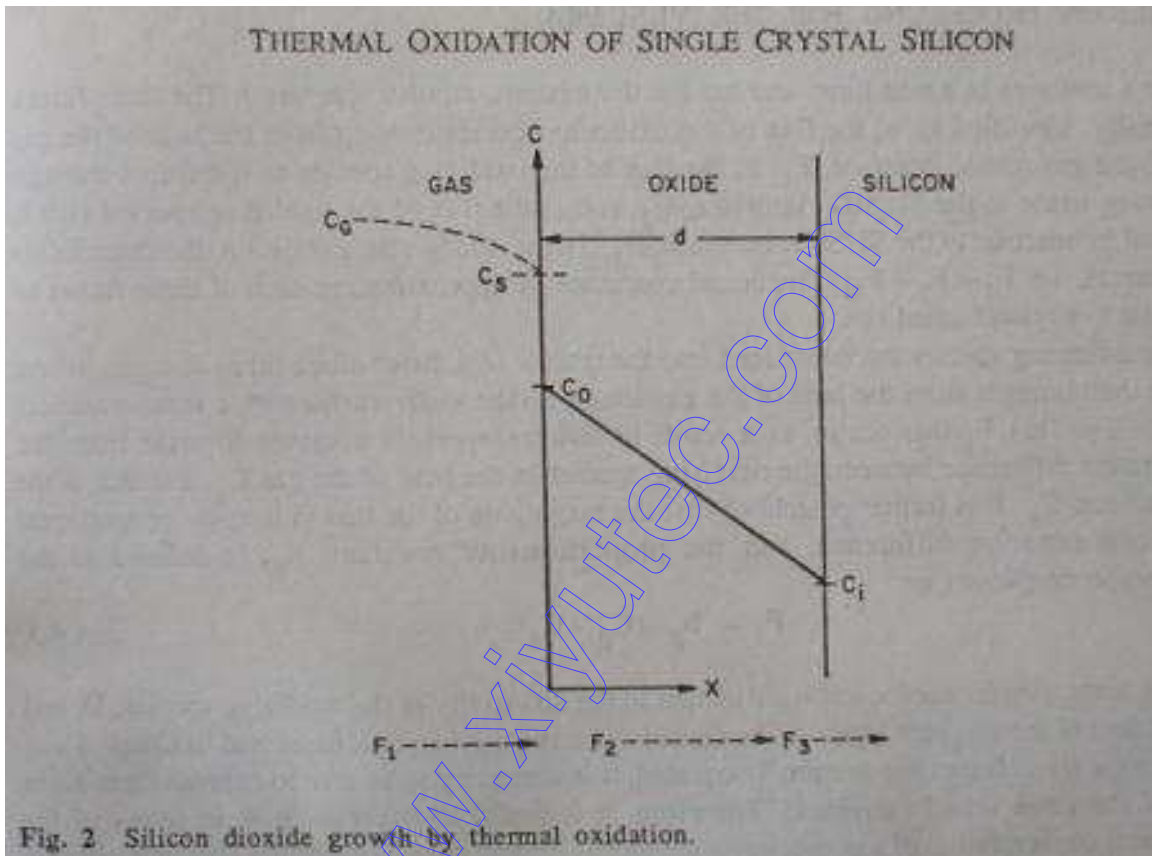
二、氧化动力学

硅显示了一种形成稳定二氧化硅的趋向, 刚裂开的硅如果暴露在一个氧化环境之中(如氧气、水), 甚至在室温下也将会形成一层很薄的氧化层(<20Å)。当高温下硅暴露在一个氧化环境之中, 就会以更快的速率生成更厚的氧化层。

由硅形成二氧化硅的基本机理很容易理解。Deal和Grove开发了一个数学模型, 精确地描述了厚度大于300Å的氧化膜的生长动力学, 他们提出氧化是按以下方式进行, 即氧化剂(水分子和氧分子)透过已存在的氧化层扩散到Si/SiO₂界面, 在界面处氧化剂与硅反应生成二氧化硅, 生成二氧化硅的主要反应如下式所述:



氧化反应在Si/SiO₂界面发生，所以在生长氧化层时，硅在不断消耗，界面逐渐向硅侵入，图3显示了氧化膜厚度与所消耗掉的硅之间的关系。根据硅和二氧化硅相应的密度和相应的分子重量，就可以发现对应最后氧化层的厚度所消耗掉的硅为44%，这样如果长10000Å的氧化层，4400Å的硅将会被消耗掉，这一关系对计算在硅片上形成的台阶高度很重要，台阶是在硅片表面不同的地方采用不同氧化速率的结果。



线性-抛物线模型

线性抛物线模型是由Deal和Grove开发，该模型精确地描述了硅表面的二氧化硅在很大的厚度(300Å~20000Å)、温度(700~1300℃)及氧化剂分压(0.2~25atm)范围内的生长过程。

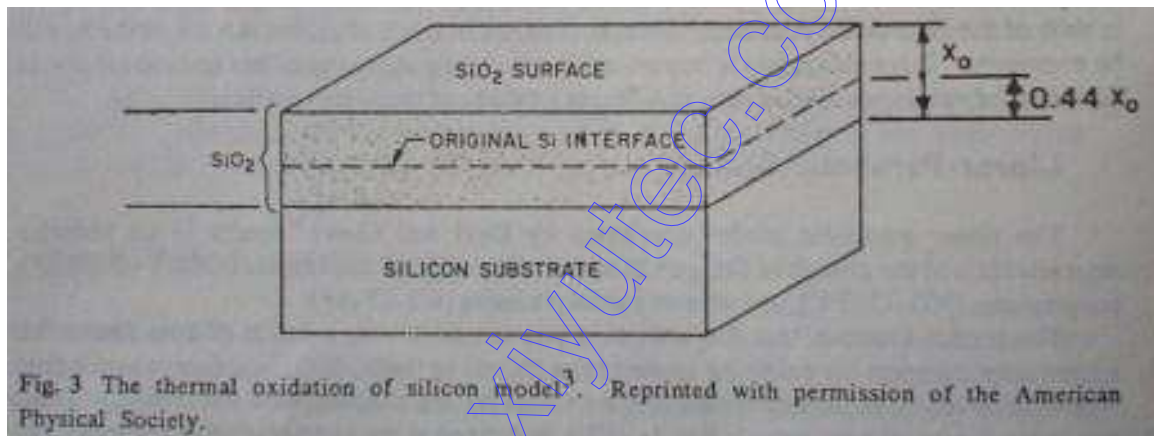
该模型假设氧化过程是由两个流动过程将氧化物从气体中顺序传送到Si/SiO₂界面所造成的结果，第三个流动过程与在Si/SiO₂界面处氧化剂与硅反应时的消耗过程有关，流密度可定量表示这些流动过程，其原理如图2所示(流密度定义为单位时间通过单位面积的原子或分子数，量纲为(cm²sec)⁻¹)。这三个流密度被正式定义为：a)F₁：氧化物从大量气体中移动到气体/氧化层界面的流密度；b)F₂：氧化物透过已形成的氧化层扩散到Si/SiO₂界面的流密度；

c) F_3 : 在Si/SiO₂界面反应过程中消耗掉的氧化物的流密度。在稳态条件下, 这三个流密度是相等的, 即 $F_1=F_2=F_3$, 下面该模型将每个流密度近似认为是实际的粒子数量。

氧化物以气体形式被导入反应器(例如熔融二氧化硅管), 在其中通过整体转移过程从大量气体中传送到硅片表面, 粒子流密度 F_1 即这个转移过程的结果, 并被假设随着气体内部氧化物浓度 C_g 与氧化层表面氧化物浓度 C_s 的差的增加而增加, 而且更进一步地假设该流密度的大小与浓度差成线性比例关系, 比例常数为 h_g , 称为气相质量转移系数, 定义为:

$$F_1=h_g(C_g-C_s) \tag{4}$$

气相质量转移系数 h_g 与氧化物的扩散率 D 以及滞留层的厚度有关(有关滞留层的概念已在第五章中讨论过)。



因为 F_1 、 F_2 、 F_3 这三个流密度实际上是相等的, 有必要也有可能将它们用同样的变量来表达, 所以在方程(4)中可用氧化层内部氧化物的平衡浓度来代替气体中的氧化物浓度, 为了做到这一点, 我们援引亨利法则, 该法则指出平衡态下溶解在固体中的氧化物浓度与氧化物在固体表面的分压成比例关系, 这就是说, 氧化剂被已形成的氧化层从气体中吸收, 吸收的过程可以用亨利法则描述, 即:

$$C_o=HP_s \tag{5}$$

和 $C^*=HP_g \tag{6}$

其中: H 是亨利法则常数; C_o 是氧化层外表面氧化物的平衡浓度; P_s 是氧化物在氧化层表面的分压; C^* 是氧化层内部氧化物的平衡浓度; P_g 是内部气体分压。

假设在理想气体状态($PV=kT$)下考虑亨利法则, 我们能将 C_g 和 C_s 以分压方式表达, 如下式所示:

$$C_g = P_g / (kT) \quad (7)$$

$$C_s = P_s / (kT) \quad (8)$$

综合(4)、(5)、(6)、(7)和(8)式, 我们可以重新表示 F_1 , 如下式所示:

$$F_1 = h(C^* - C_o) \quad (9)$$

其中 h 是一个新的气相质量转移系数, 它与 h_g 的关系为:

$$h = h_g / (HkT) \quad (10)$$

在这一过程中引入亨利法则说明氧化物是以分子形式通过氧化层, 因为在分子分解的条件下亨利法则不适用。

一旦在氧化层内部氧化剂向Si/SiO₂界面扩散, 这一转移过程就要用第二个流密度 F_2 来描述。在稳态条件下, 这一流密度可以用下式表示:

$$F_2 = -D(dC/dx_o) = D(C_o - C_i) / x_o \quad (11)$$

与Fick法则类似, 上式中 D 为氧化层中氧化物的扩散系数, C_i 和 C_o 分别为不断向里延伸的Si/SiO₂界面氧化物浓度及氧化层表面的氧化物浓度, x_o 是延伸着的氧化层的厚度。

最后我们给出反映反应速率的流密度 F_3 的表达式, F_3 与界面的氧化物浓度 C_i 成正比关系:

$$F_3 = k_s C_i \quad (12)$$

这里 k_s 是界面发生的化学反应的反应速率常数。

在稳态条件(没有氧化物的增加或减少)下, 这三种流密度是相等的($F_1 = F_2 = F_3 = F$), 将(9)、(11)、(12)式联立, 可得到:

$$C_i = C^* / (1 + k_s / h + k_s x_o / D) \quad (13)$$

$$C_o = C^* (1 + k_s x_o / D) / (1 + k_s / h + k_s x_o / D) \quad (14)$$

我们发现(13)、(14)式有两个重要的极限情况，第一个是当扩散系数D很小时，通过二氧化硅的氧化剂流密度比参与Si/SiO₂界面反应的氧化剂流密度要小，这被认为是受扩散速率控制的情况，在这种情况下，C_i>0及C₀>C*。

第二种情况是D非常大时，这一过程就是受反应速率控制的情况，这时C_i=C₀=C*/(1+k_s/h)。在这种情况下，大量氧化剂就会供给到Si/SiO₂界面，氧化速率由k_s与C_i控制。

我们现在就能计算氧化层的生长速率(dx_o/dt)，方法是利用以上结论以及对N₁：单位体积氧化层里掺入的氧化剂分子数量的定义，这就是说由于每立方厘米氧化层里有2.2×10²²个二氧化硅分子，又因每个二氧化硅分子中包含两个氧原子，这样如是干氧的情况，N₁为2.2×10²²cm⁻³，如是湿氧的情况，N₁为4.4×10²²cm⁻³。

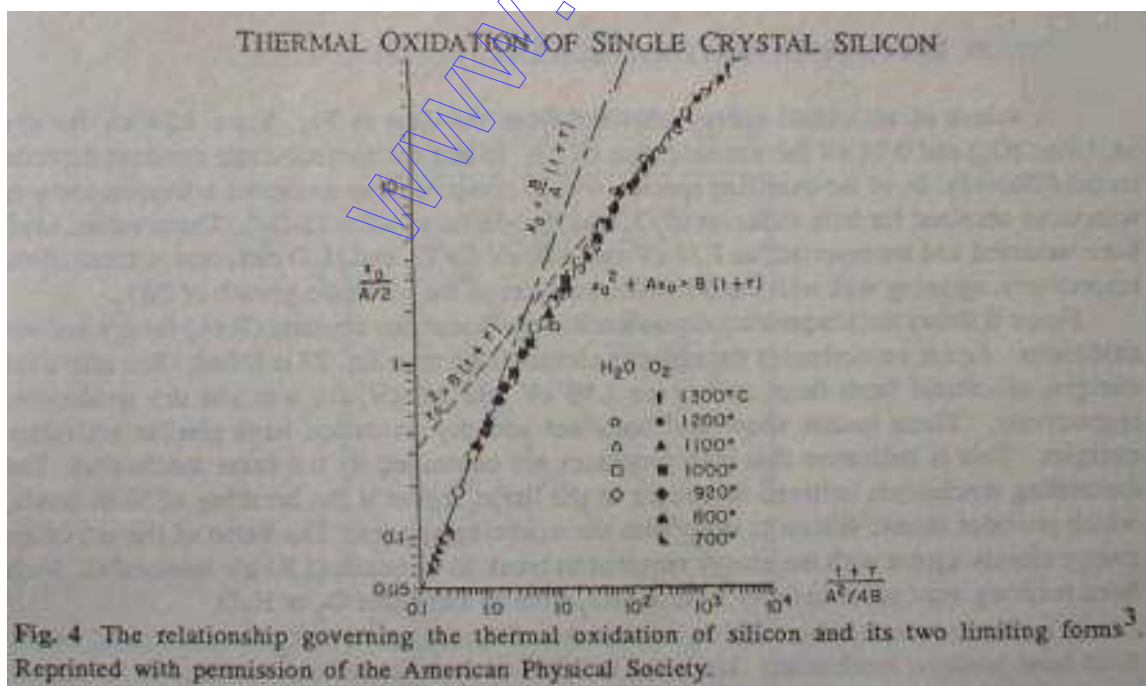
如果将(12)、(13)式联立，并结合流密度的定义，我们可得到：

$$N_1(dx_o/dt)=F_3=k_s C^*/(1+k_s/h+k_s x_o/D) \quad (15)$$

微分方程(15)可以通过代入初始边界条件x_o=x_i(t=0)解出，x_i的大小包括室温条件下硅表面生长的自然氧化层，或以前氧化过程中生长的氧化层，方程(15)的解为：

$$x_o^2 + Ax_o = B(t + \tau) \quad (16)$$

其中： $A=2D(1/k_s+1/h) \quad (17)$



$$B=2DC^*/N_1 \quad (18)$$

$$\tau=(x_i^2+Ax_i)/B \quad (19)$$

(19)式中的 τ 表示偏移时间，用于计算初始氧化层厚度 x_i 。

(16)式所表示的关系在很大范围的温度、压力以及氧化物种类的条件都是成立的，但是它不能适用于氧化的初级阶段($x_o < 300\text{\AA}$)，可以发现此时的生长速率远远高于方程(15)所预计的速率，在下面一节中我们将讨论初始氧化问题。

(16)式在考虑了极限情况后可以简化，如果氧化时间很长， $t \gg \tau$ ，(16)式可以简化为：

$$x_o^2=Bt \quad (20)$$

这被称为抛物线型生长定律， B 即是抛物线型速率常数，如(18)式所定义。我们可以看到 B 与氧化物通过已形成氧化层的扩散常数 D 是成比例关系的，这说明以抛物线方式进行的氧化是受扩散控制的，换句话说，随着氧化层逐渐变厚，氧化物必须通过一段更长的距离扩散到Si/SiO₂界面，这样氧化反应就受到氧化物通过氧化层的速率的限制，生成氧化层的厚度与氧化时间的平方根成正比。

对于很短的时间，从另一角度来说即 $(t+\tau) \ll A^2/(4B)$ ，这样(16)式就可简化为：

$$x_o=B(t+\tau)/A \quad (21)$$

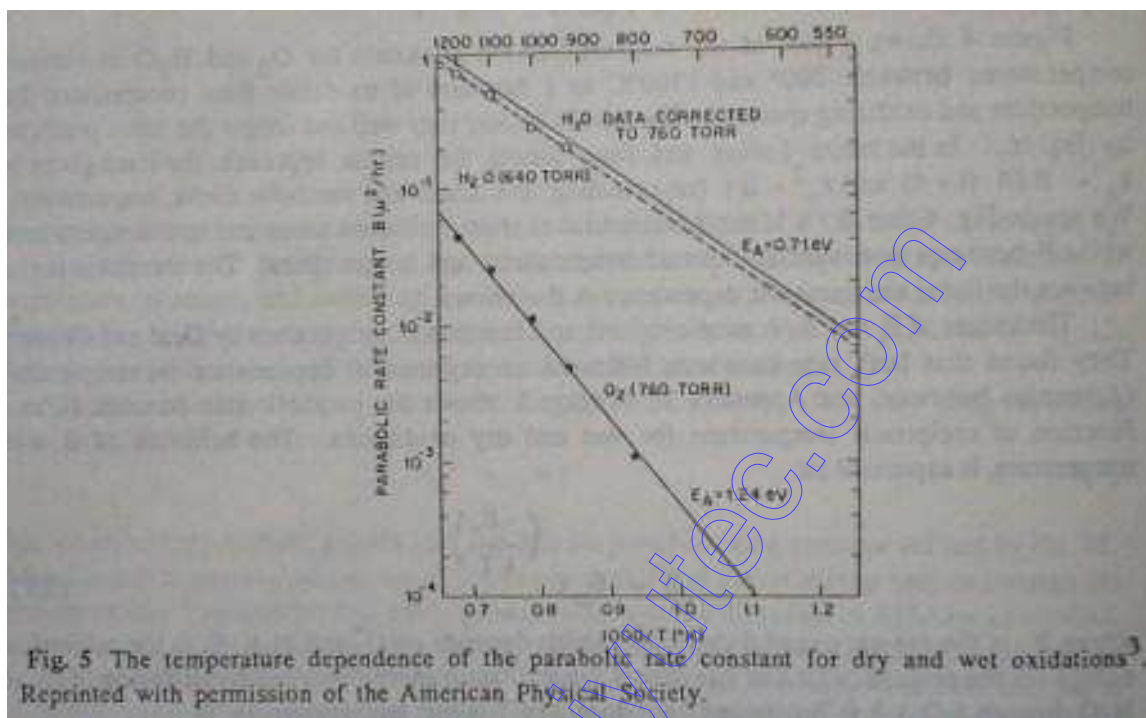
(20)式可称为线性生长定律， B/A 为线性速率常数，从(17)、(18)式我们可以看到 B/A 是与扩散常数无关的，可用下式表达：

$$B/A=k_s h C / [(k_s+h)N_1] \quad (22)$$

图4表示了干氧和湿氧的情况下，在700°C到1300°C内不同温度点测到的作为氧化时间函数的氧化层厚度（温度及氧化物规一化），得到的点聚集成线很好，符合16式预计的曲线。极限情况（短时间和长时间）下结果接近 $X_o=B(t+\tau)/A$ 和 $X_o^2=Bt$ （分别代表线性极限和抛物线型极限）。在图4中我们可以看到 B/A 在氧化时间较短，温度较低的情况下是主要影响因素，随着温度的升高，时间的延长， B 逐渐占据主导地位，图中将线性区和抛物线区之间的过渡区域也显示了出来。

Deal和Grove将B和B/A的值作为温度的函数而得出，他们发现两个速率常数都与温度呈指数关系(Arrhenius特性，见附录3)，图5显示了抛物线性常数B，此处B是作为湿氧和干氧温度倒数的函数，B与温度的函数关系可表示为：

$$B=B_0e^{(-E_a/kT)} \quad (23)$$

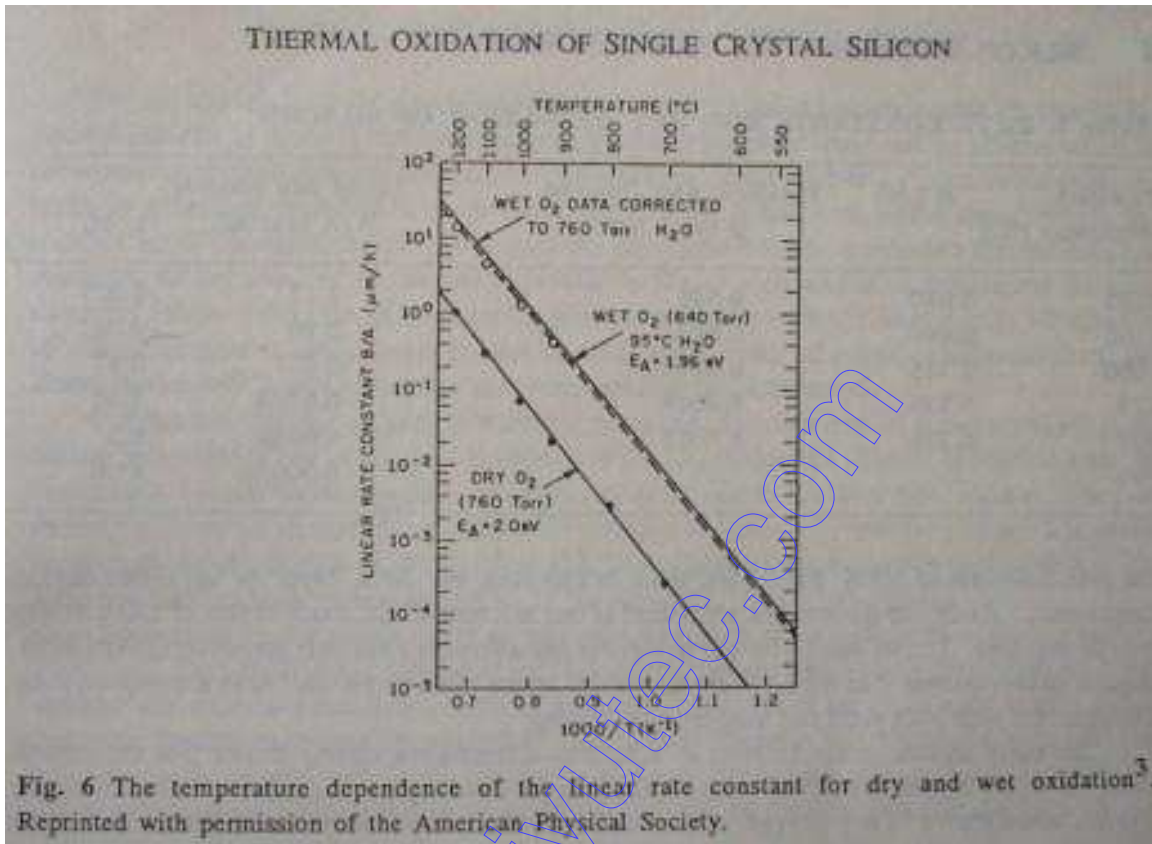


这里 B_0 为指数常数(与 C^+ 和 N_1 有关)， E_a 为该过程的初始能量(在这种情况下为 O_2 或 H_2O 通过二氧化硅层扩散的初始能量)， k 为Boltzmann常数， T 为绝对温度(°K)。

初始能量值可以从图5中的数据得到，干氧为1.24eV，湿氧为0.74eV，因为抛物线速率常数与氧化物的扩散系数 D 有关，我们就可以将测出的大量 O_2 和 H_2O 在熔融二氧化硅中扩散时的初始能量值与已经得到的值进行比较。这两个值已经被测出而且记录了下来， O_2 和 H_2O 在熔融二氧化硅中扩散的初始能量分别为1.17eV和0.80eV，与二氧化硅抛物生长曲线上的初始能量可以很好地吻合。

图6显示了与温度有关的干氧和湿氧的线性速率常数，而且一个和(23)式相似的Arrhenius相关量被找到。从这些曲线可以计算出对于湿氧和干氧，这两个初始能量分别为1.96eV和2.0eV，这一结果说明干氧和湿氧有相同的初始能量，这说明两种工艺过程的控制机制是相同的，这一被认为是在线性区域中运作的控制机制就是断裂的Si-Si键。这一Si-Si键提供原子态

硅与氧化物反应，初始能量值与断裂的Si-Si键所需要的能量(1.83eV/分子)很接近，在硅和O₂或H₂O形成二氧化硅的时候，肯定会产生这样的断键。



我们也知道，生成氧化层的反应速率常数 k_s 应当取决于Si-Si键断裂的机理，所以这就决定了线性速率常数(B/A)只应当由 k_s 决定而不是 h (见22式)，我们可以更进一步地确定从边界层理论引申而来的一个假设，即估计 $h \approx 10^3 k_s$ ，将这一近似代入(22)式我们就可得到：

$$B/A \approx k_s C^* / N_1 \tag{24}$$

也可以将此式改写为：

$$B/A = k_s C^* / N_1 = k_0 e^{(-E_a/kT)} C^* / N_1 \tag{25}$$

这里 E_a 为断裂Si-Si键所需的初始能， k_0 为一个常数。

(24)式实际说明B/A并不受限于氧化剂的供给，而是仅仅取决于Si/SiO₂界面处的化学反应速率。有证据显示气流的显著变化并不影响B/A，所以这就决定了B/A与气体转移无关。

表3和表4分别列出了在湿氧和干氧的情况下，不同的温度所对应的A、B、B/A以及τ的值。我们可以看出对于湿氧的过程，B和B/A的值都比干氧的要大许多，这就是湿氧氧化速率快许

表3.硅湿氧情况下的速率常数

氧化温度 (°C)	A (uüm)	抛物线速率常数B (um ² /hr)	线性速率常B/A (um/hr)	τ (hr)
1200	0.05	0.720	14.40	0
1100	0.11	0.510	4.64	0
1000	0.226	0.287	1.27	0
920	0.50	0.203	0.406	0

多的原因，甚至干氧(O₂)的扩散系数D比湿氧(H₂O)的大

时，仍然是湿氧的速率快。速率常数B和B/A的值越大，湿氧情况的C*比干氧情况的C*大得就越多[C*(H₂O)=3×10¹⁹cm⁻³, C*(O₂)=5.2×10¹⁶cm⁻³]。

三、初始氧化过程

表4.硅干氧情况下的速率常数

氧化温度 (°C)	A (um)	抛物线速率常数B (um ² /hr)	线性速率常数B/A (um/hr)	τ (hr)
1200	0.040	0.045	1.12	0.027
1100	0.090	0.027	0.30	0.067
1000	0.165	0.0117	0.071	0.37
920	0.235	0.0049	0.0208	1.40
800	0.370	0.0011	0.0030	9.0
700	0.00026	81.0

在VLSI工艺中，氧化的一个最重要的应用是制备MOS晶体管的绝缘栅，因

为在这种情况下，二氧化硅层是有源器件的一个组成部分。随着器件的特征尺寸已缩小到1 μm 或者更小，要求栅氧化层的厚度达只有150 \AA 或者更薄。在电可改写只读存储器(EAROMS)中的隧道氧化层厚度要求小于80 \AA ，在一个高产量而且具有长期可靠性的环境中，这样的薄氧化层肯定是可以制造出来的。

早期关于硅氧化动力学的研究清楚地显示在干氧的情况下，薄于250 \AA 的氧化层的生长速率比Deal-Grove的线性-抛物线模型预期的要快，而且这些薄氧化层的一些特性与厚氧化层的不同。

Massoud最近发表了有关在干氧情况下，对薄氧区(<500 \AA)内二氧化硅形成的氧化动力学的综合研究结果，在800 $^{\circ}\text{C}$ 到1000 $^{\circ}\text{C}$ 的范围内，这项研究的结果可以概括如下：

1.在薄氧区总的氧化生长速率可以用下式表达：

$$dx_0/dt=B/(2x_0+A)+C_2e^{(-x_0/L_2)} \quad (26)$$

这里的B/A为线性速率常数，B为抛物线速率常数， C_2 为前置指数因子， L_2 为特征长度， C_2 和 L_2 都取决于氧化条件。

2.在1个大气压的干氧条件下，对轻掺杂硅进行氧化，可以发现 L_2 与温度以及衬底的晶向无关，大小为70 \pm 10 \AA ， C_2 的值与温度呈指数关系(Arrhenius特性)，对于<100>、<111>和<110>晶向，初始能量值分别为2.37eV、2.32eV和1.80eV。

3.减小氧气压力(O_2 -Ar混合)后对轻掺杂硅进行氧化， L_2 的值与在1个大气压干氧氧化情况下的 L_2 值相对没有变化，但是对 C_2 的初始能测试后，发现在1个大气压下对三种晶向的测定值平均为0.8eV，并且发现本来与压力有关的 C_2 与能量有关($P^{0.8}$)，这和我们测到的一般与压力有关的线性速率常数B/A相似。

4.对于磷重掺杂(达到固溶度极限)的硅衬底，进行干氧氧化， L_2 的值与轻掺杂衬底相比没有变化，前置指数因子 C_2 对于<100>和<111>晶向的初始能量值分别为1.87eV和1.77eV， C_2 的值只是受到重掺杂衬底适度的影响。

许多模型已被提出来解释薄 SiO_2 层氧化速率加快的原因，这些模型可以被分为四类：a)基于空间电荷作用的模型，模型指出氧化速率的加快实际是由于电化学的原因；b)基于氧化层结构作用的模型，该类模型指出原因是氧化剂传输速率的加快；c)基于氧化层应力作用的

模型，指出的原因是氧化剂扩散系数的增大；d)假设氧化剂在氧化层中溶解度提高的模型，该模型指出 O_2 的浓度超过它的固溶度极限是氧化速率加快的原因。这四类模型都被Massoud精确分析过了，但是在这些模型中，发现没有一种能在所有实验条件下都能应用，在这种情况下，一个新的模型被推广采用了。

这个Massoud和他的同事推出的模型，假设在硅衬底内部存在一个表面层，该表面层包含了氧化的一些额外的晶格点，这些额外的晶格点对在薄层被观察到的氧化速率的加快有一定作用，它们被认为具有一定的浓度分布，即随着向内部的深入，呈指数衰减形式，该分布具有约 30\AA 的特征长度，硅内部这 30\AA 的长度与在薄二氧化硅层中观测到的特征长度 L_2 的值 70\AA 是有关联的($0.44 \times 70\text{\AA} \sim 30\text{\AA}$)。

不幸的是，表面层内部这些多出来的氧化晶格点的性质仍未被鉴别出来，这一表面层代表了从表面原来很好的晶格体系脱离出来的部分原子，氧化速率之所以加快是因为Si-Si键角以及(或者)键能的变化，为了理解这些额外晶格点的性质，需更进一步的研究来帮助描述在氧化以前硅表面的特征，但这项工作对估计在薄二氧化硅区中二氧化硅的生长是非常有用的。

薄氧层的生长

为了能在可控制的工艺条件下得到均匀的薄氧化层，已经做了许多工作。要使氧化层的生长得到控制，必须减慢生长速率，这样就使得该工艺需要一个合理的生长时间，为了得到这一减慢的生长速率，已采用了各种不同的技术，它们包括：（1）干氧；（2）混HCl、三氯乙烯或三氯甲烷的干氧；（3）减压氧化；（4）低温高压氧化；（5）在氧化条件下加快加热过程。

薄氧层 ($\leq 400\text{\AA}$) 的生长通过一些方法已经成功地实现。Irene在干氧条件下，温度范围为 $780^\circ\text{C} \sim 900^\circ\text{C}$ 的环境中生长出薄氧层 ($\leq 200\text{\AA}$)。他指出在 893°C 的条件下，可以在30分钟内用可控制的速率生长出 100\AA 的薄氧层。Adams描述了在 $900^\circ\text{C} \sim 1000^\circ\text{C}$ 的温度范围内，低压条件 ($0.25 \sim 2\text{torr}$) 下，在LPCVD系统内薄氧层的生长，发现在这种条件下生长的氧化层的特性与1个大气压下生长的氧化层类似，但它另外具有一个优点，就是可以很好地控制厚度，最薄可达 30\AA 。高压 (10atm) 低温 (750°C) 条件下进行氧化，可以在30分钟内长出 300\AA 的薄膜。当在NMOS器件(DRAMs)中用这些薄膜作栅氧层时与那些用1个大气压下生长的薄膜的器件相比，这些器件的刷新周期明显地延长了。关于在加快加热过程的条件下生长厚度

为 $50\text{\AA}\sim 250\text{\AA}$ 的氧化层，最近已有过报道(AG协会)，这些氧化层据报道也有可很好控制的厚度以及不错的电特性。

四、硅和二氧化硅的热氮化

随着VLSI器件特征尺寸的不断减小，需要栅极与沟道之间的绝缘层厚度在 100\AA 左右或者更小。尽管事实如上文所述，即能够用一些技术长很薄的氧化层，但发现很薄的二氧化硅层缺陷密度很高，不能用作可有效阻止杂质扩散的掩膜。最近有研究表明直接对硅和薄二氧化硅进行热氮化看上去是可以任选其一的可行方法，即在很薄范围内生长一层质量不错的绝缘膜。

热生长的氮化硅(Si_3N_4)膜相比二氧化硅膜有一些优点，其中包括：a)它们具有可自我限制的生长动力学，所以它们的厚度很容易控制；b)它们具有有效的屏障阻止杂质扩散，用这些薄膜制成的MOS器件具有大增益以及较弱的热电子效应。

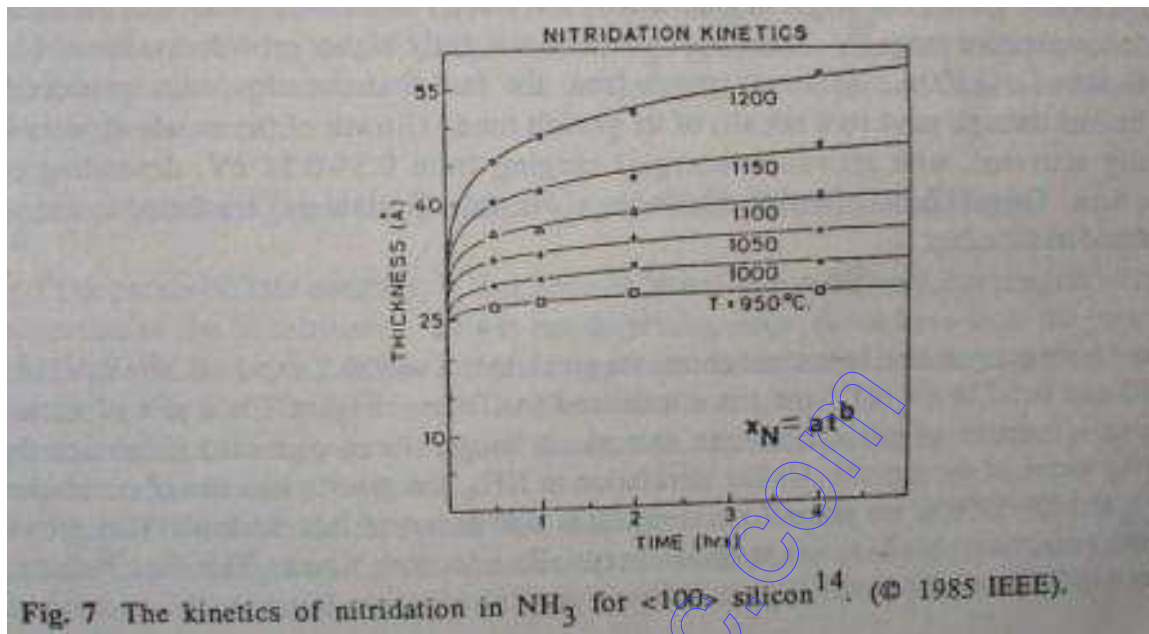
热氮化硅薄膜通常是在高温($950\sim 1200^\circ\text{C}$)下在纯氨气或等离子氨中对硅进行氮化而得到，也可通过在 $700\sim 900^\circ\text{C}$ 的温度范围内用氨氢等离子体进行等离子阳极氮化来实现。另外一项有点不寻常的在硅片上长氮化物薄膜的技术是采用直接的氮离子注入，注入量为 $5\times 10^{16}\text{cm}^{-2}$ ，能量范围是 $5\sim 60\text{eV}$ ，然后在氨气环境中在 1000°C 的条件下退火。

单晶硅的氮化动力学已经在纯氨气环境中，在一个很广的温度范围下进行了研究，研究显示 $\langle 111 \rangle$ 晶向硅上的氮化膜生长速率比 $\langle 100 \rangle$ 晶向硅略微快一些，这可能是源于氮化过程在大部分时间里都是受扩散控制的原因。氮化物的生长看上去是热激发，激发能量为 $0.34\sim 0.51\text{eV}$ ，它取决于氮化时间，可以发现生长曲线（氮化物厚度 X_N 与时间的关系）符合一般关系：

$$X_N = at^b \quad (27)$$

这里a和b是与温度有关的常数，分别为 $a=920.2\exp(-0.38\text{eV}/kT)\text{\AA}$ ， $b=0.0183\exp(-0.238\text{eV}/kT)$ ，t被归一化到1分钟。图7是氮化物厚度与不同温度下氮化时间之间的函数关系图，这张图也说明了氮化物生长过程中自我限制的本质。和在 NH_3 中的氮化不一样，在纯 N_2 中 $1200^\circ\text{C}\sim 1300^\circ\text{C}$ 下，氮化生长动力学就不是自我限制的。另外还观察到开始的薄膜长得光滑而且是非晶态的，但过了一段时间以后，就会变得粗糙而且透明，这一数

据显示应当禁止在 N_2 中直接对Si进行氮化。图7氮化没有观察到与掺杂有关，而氧化是与掺杂有关的。



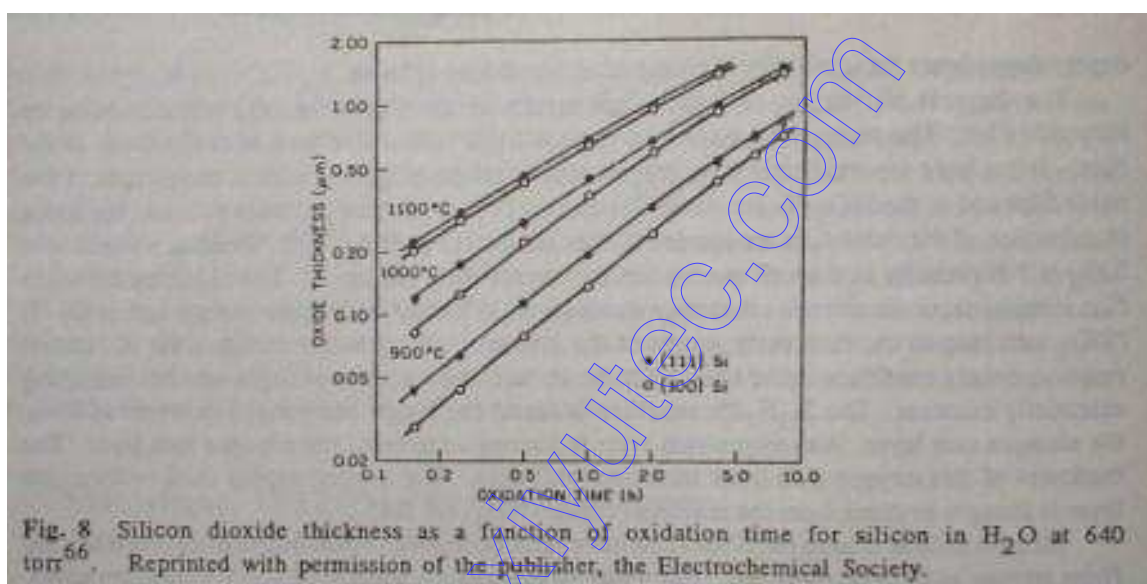
SiO_2 薄膜的热氮化导致形成氮氧化物或氮氧薄膜，并发现这种薄膜中氮的成分是随着在膜中位置的变化而变化的。曾经报道过在氧化膜表面和 SiO_2/Si 界面处氮的浓度最高，而且还发现厚度和氧化薄膜的折射率在经过 NH_3 中的氮化之后都有所增大， SiO_2 在 NH_3 中的热氮化导致全部薄膜厚度有一个小的增加，最后形成的氮氧薄膜实际上为多层，富含氮的一层在工艺的很早阶段就在表面和 Si/SiO_2 界面形成了，几分钟后，氮化反应主要在大量的气体中进行，这样表面以及界面处的氮的含量实质上保持恒定。 Si_3N_4/Si 界面被发现（经Auger分析）从富含氮的那一层移开，这样在含氮层的下部形成含氧层，含氧层的厚度随着时间而增大，形成该层的氧被认为是来源于 NH_3 和 SiO_2 的反应。

金属—绝缘体—硅（MIS）器件已经制成，其中同时用氮化物和氮氧化物薄膜作栅隔离。采用C—V及I—V测试，与时间有关的放电，绝缘层击穿以及吸收技术的电子测试手段显示厚度超过40Å的氮化物薄膜具有很好的器件特性，在这些薄膜中发现存在极低层次的吸收现象，这就使得该器件比采用 SiO_2 薄膜的器件具有更长时间的可靠性。这一工作的结果显示需要超薄绝缘层的大规模金属—绝缘体—硅场效应器件管采用热氮化硅和氮氧化物膜作为栅隔离层是非常有用的，但是还有重要的工作要去做以进一步了解这些薄膜，整理出这些薄膜的特点。

五、影响氧化速率的因素

硅的热氧化速率取决于许多参数，下面推到的是最重要的：a) Si结晶的晶向；b) Si的掺杂浓度；c) 存在气态卤素杂质；d) 气压；e) 在生长的过程中存在等离子体；f) 在生长过程中存在光子流。本节我们将讨论这些因素的影响，并把它们同VLSI工艺技术结合起来。因为氯气和它的化合物在氧化过程中也被用于提高MOS器件的特性，这种现象将也要被讨论（在“氧化生长速率对氯气的依赖关系”一节）。

(1) 氧化生长速率、晶向的影响



根据观察显示抛物线速率常数 B 和硅衬底的晶向相对来说没有关系，这并不令人惊讶，因为根据我们所看到的，抛物线速率是与氧化剂通过已存在的 SiO_2 层时的扩散率有关系的，而和 Si/SiO_2 界面的反应并无关系。另一方面，线性速率常数 B/A 就发现是与晶向有密切的关系的，表5显示了晶向和温度对速率常数的影响。

因为 B/A 取决于表面反应速率常数 K_s ，这一因素已被Ligenza用来设计一个解释 B/A 与晶向关系的模型，该模型基于在 SiO_2 中的一个水分子与 Si/SiO_2 界面处的 Si-Si 键之间的氧化反应。这里我们将对Ligenza的模型的一个总结，但读者如果需要更详细的描述可以参考原始材料。

据观察，晶向对氧化的影响取决于两个因素：(a) 对于一个特殊的晶向硅表面每平方厘米所有的硅键的数量；b) 该晶向开始反应所需要的激活能量。尽管表面每个硅原子有两个键可

以参与反应，但能够参与反应的Si-Si键的数量实际上没有表面硅原子数量的两倍，因为参与反应的水分子足够大，以致于它们能够阻止其它水分

子

表5.湿氧情况下作为温度和衬底晶向函数的速率常数

氧化温度 (°C)	晶向	A (μm)	抛物线速率常数B ($\mu\text{m}^2/\text{hr}$)	线性速率常数B/A ($\mu\text{m}/\text{hr}$)	B/A比值 (111)/(100)
900	(100)	0.95	0.143	0.150	1.68
	(111)	0.60	0.151	0.252	
950	(100)	0.74	0.231	0.311	1.68
	(111)	0.44	0.231	0.524	
1000	(100)	0.48	0.314	0.664	1.75
	(111)	0.27	0.314	1.163	
1050	(100)	0.295	0.413	1.400	1.65
	(111)	0.18	0.415	2.307	
1100	(100)	0.175	0.521	2.977	1.65
	(111)	0.105	0.517	4.926	

活能量更高，因为Si-Si键与晶面形成一个角度，这一形态对形成SiO₂略有不利，所以需要比Si-Si键平行晶面时更高的激活能量。

对于<111>硅晶面测得的B/A的平均值为<100>晶面测得值的168倍，图8显示了在许多温度下在水气（分压为640torr）中<100>以及<111>硅的生长曲线，这幅图阐明了两个重要现象：a)在高温下两种晶向硅的生长速率差别要小于低温时的情况。这是源于这样的因素，即高温下，线性动力学占主导地位的时间要比低温时短（即抛物线速率常数占主导地位，而这个常数与晶向是无关的）；b)在时间很长的情况下，两种晶向硅所长出的SiO₂的厚度差会减小，因为线性速率常数在生长过程中所占的部分更小了。

干氧曲线对应的线性速率常数取决于晶向，因为干氧是氧分子与Si/SiO₂界面处的Si-Si键直接反应，这个反应同样受空间干扰的影响。Irene发现干氧情况下 ($\leq 1\text{ppm}$)的线性速率常数遵循氧化生长速率的大小顺序， $(dx_o/dt)_{\langle 110 \rangle} > (dx_o/dt)_{\langle 111 \rangle} > (dx_o/dt)_{\langle 100 \rangle}$ ，和Ligenza与Pliskin在湿氧情况下发现的顺序能很好地符合。

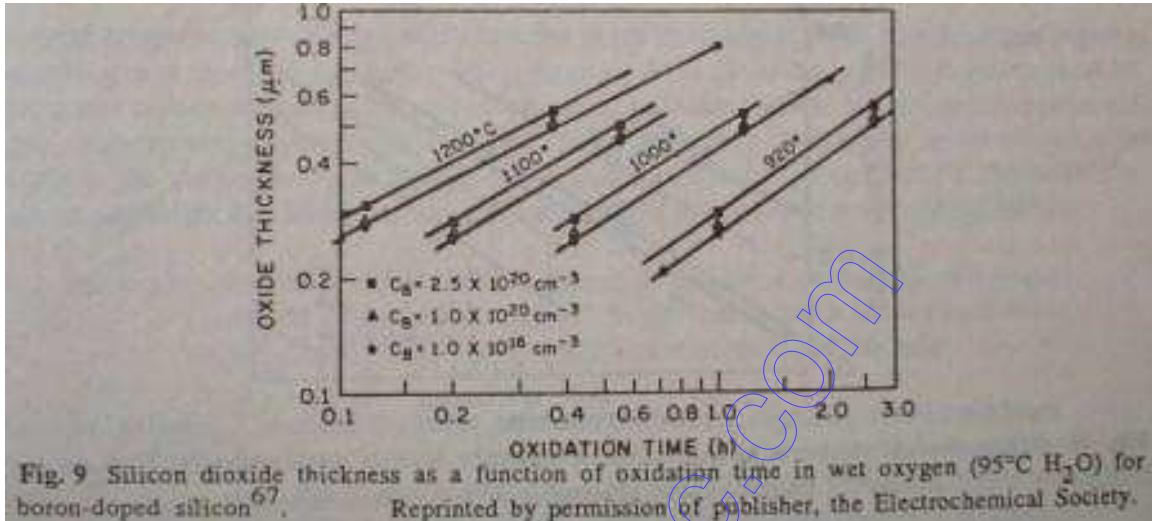


Fig. 9 Silicon dioxide thickness as a function of oxidation time in wet oxygen (95°C H₂O) for boron-doped silicon⁶⁷. Reprinted by permission of publisher, the Electrochemical Society.

(2) 氧化生长速率：掺杂剂的影响

常用的III族和IV族掺杂剂（硼、磷、砷、锑）如在硅中以高浓度存在，我们知道这样会加快氧化速率。对于受扩散限制的氧化（这里抛物线速率常数占主导地位），重掺杂硅的氧化速率主要取决于SiO₂中的杂质浓度。对于受反应速率限制的氧化，即B/A为主，这时生长速率就取决于Si表面的掺杂浓度。

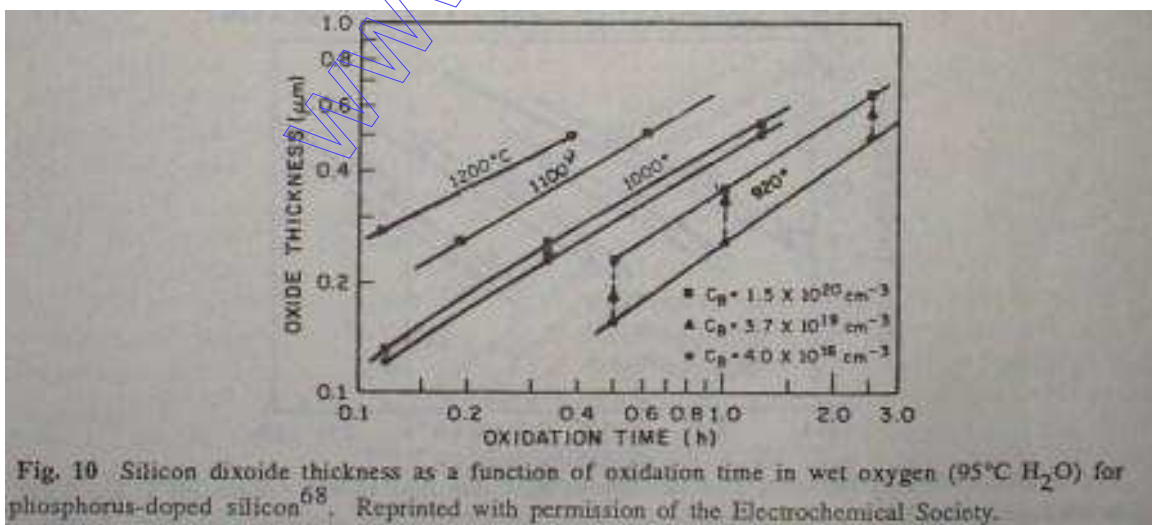


Fig. 10 Silicon dioxide thickness as a function of oxidation time in wet oxygen (95°C H₂O) for phosphorus-doped silicon⁶⁸. Reprinted with permission of the Electrochemical Society.

例如，考虑硼的情况，这里的硼是在氧化生长的过程中分步进入并留在 SiO_2 中。 SiO_2 （玻璃网络）结构键的弱化是高浓度的硼导致的结果，弱键结构使 O_2 分子和 H_2O 分子很容易地就进入到 SiO_2 中，而且也通过它很快地扩散，所以就导致了氧化生长的加快。图9是一幅关于湿氧厚度作为在许多温度和硼浓度条件下氧化时间的函数图，对于高浓度的硼，可以测出在所有温度条件下，对于所有的厚度都有氧化速率上升的情况。

氧化速率取决于磷掺杂浓度的原因与硼的情况不一样，因为磷易于聚集在硅表面，基本上没有混入到 SiO_2 中去，这样，当氧化主要受扩散控制时，如果磷掺杂浓度很高，生长速率没有显著的上升，相反，当氧化受反应限制时，磷的掺杂浓度有很大的影响。图10显示了湿氧情况下P型Si的氧化生长曲线磷掺杂浓度的影响在低温（ $\sim 920^\circ\text{C}$ ）和氧化初始阶段比较强，此时是线性动力机制控制氧化。到了 1000°C 以上， SiO_2 中水汽的扩散率加快以致于抛物线速率常数占主导地位，磷的存在对氧化速率几乎没有或者说根本没有影响。图11显示了干氧条件下，速率常数随P型杂质浓度变化的情况，我们可以看到层次速率常数 B/A 与磷掺杂浓度有密切的关系。

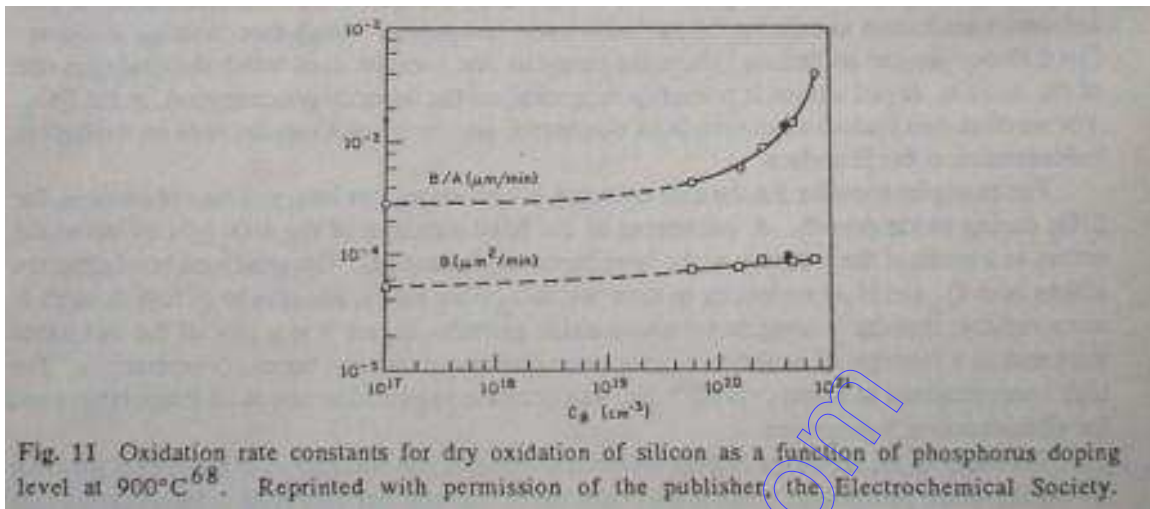
一个原子模型已经被开发出来用于解释这一影响。该模型阐明磷表面浓度很高会改变费米能级的位置，这就又增加了表面空穴浓度，这些空穴被认为是为氧化剂和硅反应提供了额外的格点，所以就提高了 B/A ，同时也提高反应速率控制区的生长速率。

其它掺杂剂，如镓和铝（聚集在氧化层中，但并不象硼那样通过氧化层快速扩散）并没有表现出对氧化反应有加速的影响。

在VLSI工艺中，因为掺杂浓度的变化而导致加快氧化速率这一现象的重要性在于集成电路的范围内会有一些掺有不同杂质的区域，这些区域具有不同的掺杂浓度。在氧化反应时，重掺杂区域氧化层会比轻掺杂区域氧化层更厚，当在腐蚀工艺中确定厚氧层是否被完全刻掉时，这种氧化层厚度的差别必须考虑进去，另一个影响就是因为较厚的氧化层消耗了更多的硅导致出现了一些不希望有的台阶。下面的例子计算了硅表面轻掺杂区和重掺杂区之间形成的硅台阶高度。

例，计算在 920°C 条件下湿氧60分钟，硅中磷掺杂发射极（ $C_s=1.5\times 10^{20}\text{cm}^{-3}$ ）与硼掺杂基极（ $C_s=4\times 10^{18}\text{cm}^{-3}$ ）边缘形成的台阶高度。

解答：基区氧化层厚度根据图9可定为2800Å，同样的时间发射极生长的氧化层厚度根据图10可定为3700Å



两个区氧化层的厚度差为： $3700\text{Å} - 2800\text{Å} = 900\text{Å}$ ，因为在氧化时消耗掉的硅的数量为氧化层厚度的44%，Si中的台阶高度为： $0.44 \times (3700\text{Å} - 2800\text{Å}) = 0.44 \times 900\text{Å} = 396\text{Å}$

(3) 氧化生长数率：对水（H₂O）的依赖关系

因为在氧化生长环境中水的存在影响了生长数率，所以干氧时水必须被看作是一种杂质，但在实际操作过程中，要使干氧环境中不留一丝一毫的水是非常困难的。Irene指出就算只有25ppm的水在温度为800°C到1000°C之间的情况下被加到氧气中，测得线性以及抛物线速率常数也比在1ppmH₂O污染的情况下测得的值要大，如果要得到纯氧(H₂O小于1ppm)条件下的氧化曲线，必须除去氧化环境中所有的水蒸气，这种残余的水蒸气被发现有三个来源：1)氧气中的水；2)H₂以及在升温的情况下氧化形成H₂O和CO₂的碳氢化合物；3)H₂O分子从外界扩散到熔融二氧化硅管内部。可以通过把氧气通入前置燃烧室内对H₂和碳氢化合物进行氧化而达到除去这两种物质的目的，然后通过一个干冷气阀去掉水汽。至于第三种情况要减少水分可以通过采用双层炉管的方法，这样在两层炉管之间的内部气流可以将水蒸气带出，应当指出的是在生产环境中没有必要采用这种减少水汽的技术。只要对保持可重复的水分子浓度有适当的考虑，只要最高浓度等级保持在25~50ppm的范围，就能够得到可重复的氧化层厚度。

(4)氧化生长速率：对Cl的依赖关系

在整个氧化过程或其中一部分过程中，Cl混入氧气中会有两个重要影响：1)在干氧时Cl会对硅的氧化速率有重要影响；2)Cl的介入会使二氧化硅增加许多物质特性，其结果是增加

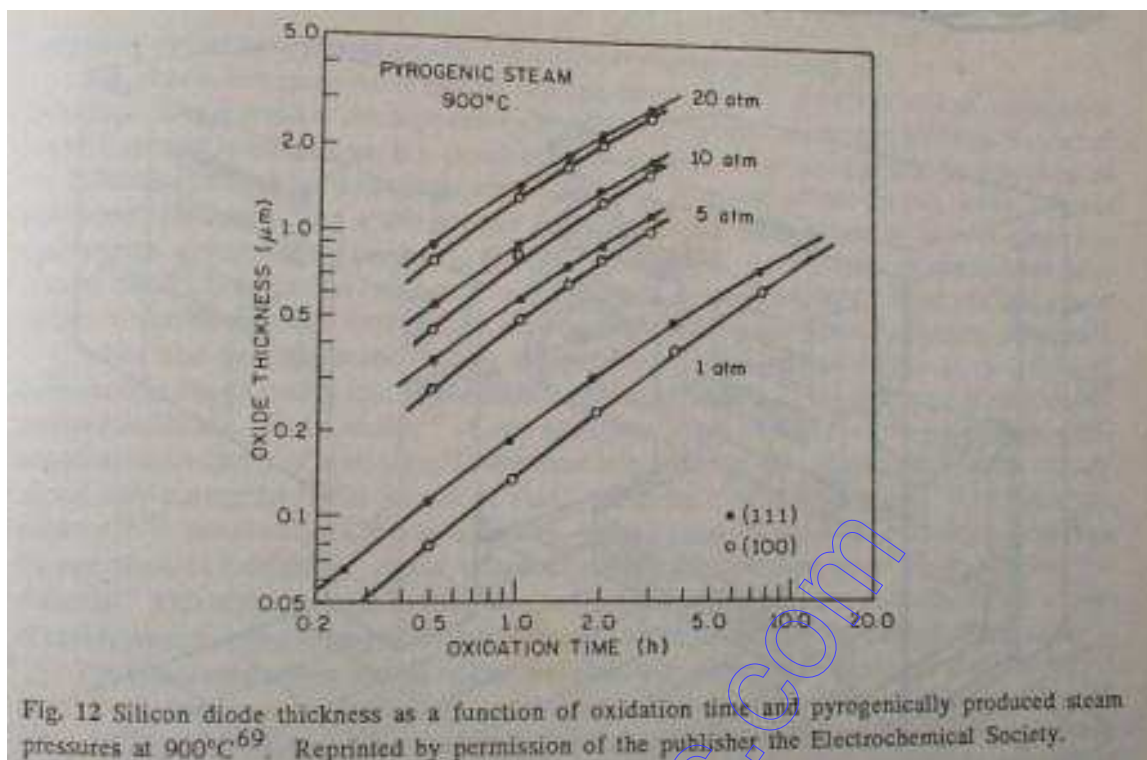
了器件的特点，已经报道过的这些增加的特点有：a)二氧化硅中移动电荷减少；b)底层硅少数载流子寿命延长；c)氧化层缺陷数量减少，使得二氧化硅击穿强度增大；d)界面电荷以及固定电荷浓度减小；e)由于氧化导致底层硅的层错数量减少，所以在VLSI中通常就采取这样的措施，即故意在干氧的过程加Cl，Cl可以通过各种含Cl的气体得到，其中包括：无水Cl₂，无水HCl，三氯乙烯（TCE），三氯甲烷（TCA），Cl存在的潜在不良影响是在低氧气流情况下对Si进行各向异性刻蚀。

Hess和Beal曾指出抛物线速率常数B是随着O₂中HCl浓度的升高而逐渐增大的，他们也肯定当HCl的浓度从0上升到3%时，B/A是以近似于2倍HCl浓度增长的速率增大。尽管当HCl在氧化温度时加入O₂中生成了水（即 $2\text{HCl} + 1/2\text{O}_2 \rightarrow \text{H}_2\text{O} + \text{Cl}_2$ ），但水的存在并不适合于解释所观察到的氧化速率的增加，而且发现在不存在H₂O的情况下增加Cl可加快氧化速率，这些结果说明Cl本身在加快氧化速率方面起了主要的作用，但仍然不能对它的机理有一个详尽的了解。

尽管对研制在O₂中利用HCl作为含Cl的源物质的工艺做出了重大的努力，但HCl的腐蚀特性导致了考虑其它含Cl物质作为另一种选择，然而这些气体又带来了它们本身的问题，例如TCE大家都知道是引起癌症的媒介（致癌物质），而TCA会反应生成光气COCl₂，这一种致命的气体，光气的形成可以通过利用过量的氧气来抑制，而这一预防措施必须在和该气体有关的工艺过程中都要使用，一旦证明这一防护措施能够施行，在许多氧化生长应用中TCA会很快代替HCl，现在卖的氧化炉设置了可以容纳TCA传输系统的部分。

在存在TCA或TCE情况下生长氧化薄膜发现具有与存在HCl情况下生长的薄膜不同的特性。最佳栅氧化薄膜制备采用两步TCE或TCA工艺进行准备，第一步是在低温（≤800°C）条件下长氧化层，该氧化层致密，击穿电压高，缺陷密度低，跟着第二步是高温氧化，生成的氧化层具有很好的界面特性以及对移动离子的钝化作用。关于产生这样的薄膜的工艺范例如下文所述：a)低温（850°C）干氧；b)接着低温TCE或TCA氧化；c)高温（1050°C）低氧分压情况下TCE或TCA氧化；d)最后1050°C N₂退火，用来减少固定氧化层电荷Q_f（见“固定氧化层电荷”一节）。

氯原子可以在Cl环境中的氧化层生长过程中被探测到，发现它们的浓度随着氧化温度、氧化层厚度以及氯气分压的升高而升高，氯易于在Si中Si/SiO₂界面处30Å的范围内聚集，而且在氧化层内部随着氧化层的生长界面的推进快速地移动。



(5) 氧化生长速率：压力的依赖关系

VLSI工艺需要浅扩散以及薄氧化层，浅扩散可以通过下述方法得到，先用离子注入预淀积，然后限制在低温（<950°C）的条件下进行扩散工艺，在这种工艺中表面附近引入的掺杂剂的移动减少了，一种得到低温工艺的技术是在高压环境中长SiO₂，25个大气压水汽正常情况下是可以得到的，而且许多工业用高压氧化系统也是可以得到的（GaSonics创造的HiPOx以及ThermcoSystems创造的Fox）。

高压的应用通过增大线性和抛物线速率常数，有效地加快了氧化层生长速率，这使得在1个大气压且高温情况下的生长速率与高压低温情况下的生长速率差不多，换言之，同样的温度条件，高压情况下氧化层生长较快一些。抛物线和线性速率常数的增大是源于氧化层中氧化剂总体平衡浓度的增加，而该浓度本身是与氧化剂的分压成正比例关系的。图12显示了对<100>和<111>型硅，在900°C时，不同的气压条件下，氧化层厚度与时间的函数关系，在任何生长时间氧化层厚度都随着气压的升高快速地增大。增加氧化生长速率可以通过温度来进行调整，一个很好的经验是：如果气压每增加一个大气压，温度就降低30°C，就可保持稳定的生长速率。对图12的数据分析揭示B/A以及B都随气压呈线性增长关系（实际上B/A的增长比线性增长要慢一些）。

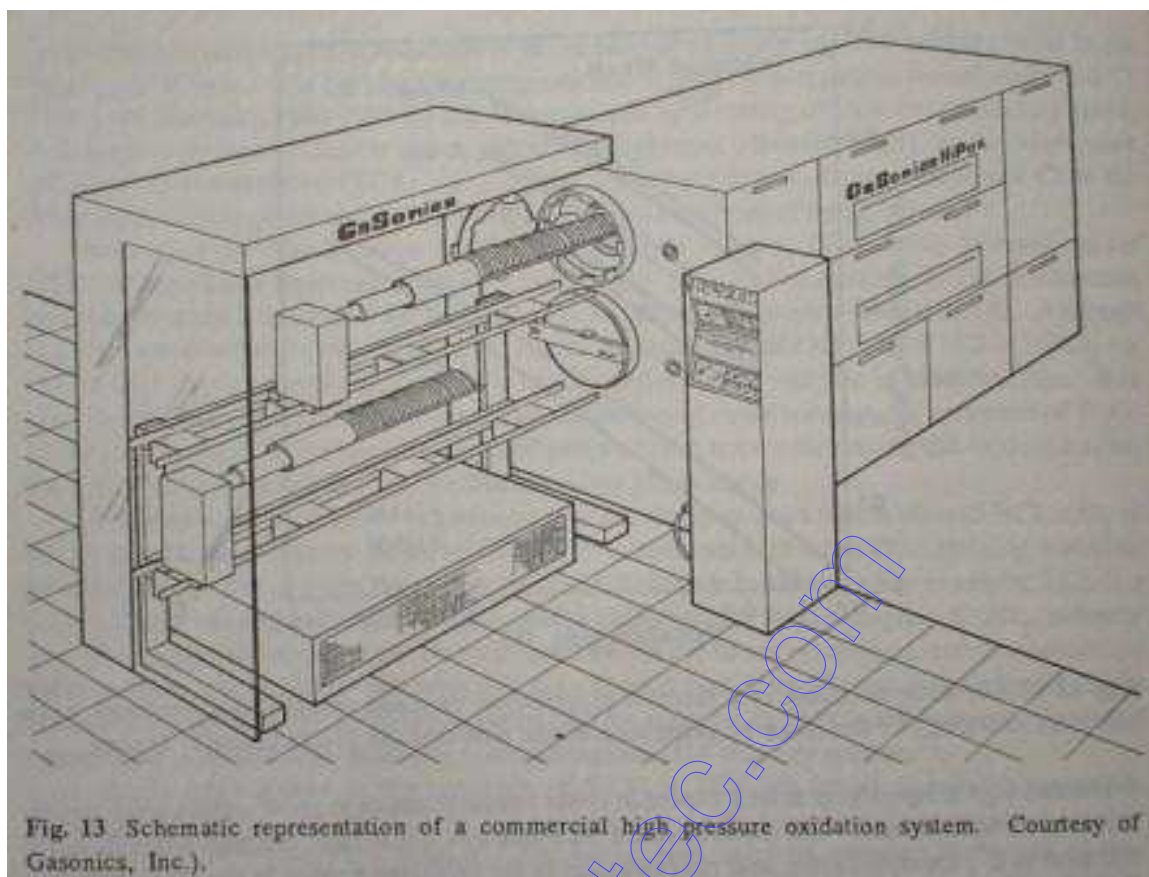


Fig. 13 Schematic representation of a commercial high pressure oxidation system. Courtesy of Gasonics, Inc.).

可以通过对水泵设备加压而得到25个大气压的高压，或利用加热系统($\text{H}_2 + 1/2\text{O}_2 \rightarrow \text{H}_2\text{O}$)得到25个大气压的水。该加热系统需要对 H_2 和 O_2 都加压至25个大气压以上，在这样的压力下处理这些气体必须极为小心。水泵系统取决于水的质量以及该系统高压氧化的洁净度和质量，图13显示了一个高压氧化系统的原理图。高压存在于石英管的两侧，这就消除了温度升高的情况下石英管必须承受的压差。因为这种高压可能导致危险，现已开始对工业通用系统自动安全部件的设计进行重要的努力，这些安全部件与以微处理器为基础的控制系统是合为一体的。

高压氧化在VLSI工艺中的应用并没有广泛实行，尽管从理论上来说，高压氧化与常压氧化相比有许多优点，但工艺以及设备上的问题减缓了它被接收，这些问题包括：a)高压情况下气体的安全；b)压力设备需要相当于通常四管氧化炉的有效占地面积，却不能容纳和通常单管一样的硅片数量；c)高压情况下气流对流引起的温度不均匀导致了很差的厚度均匀性；d)有颗粒经常嵌入在氧化层中，而这种颗粒的生长好象是工艺本身固有的。

一些设备方面的改进，如两管配置的氧化炉，使得系统更经济，而且慢慢地在VLSI工艺中找到应用。高压栅氧层已被用于在生产大容量DRAM的工艺中，这种DRAM具有较长的刷

新周期。当双极器件在高压条件下进行LOCOS（硅的局部氧化）场氧化时，会减少发射极管状缺陷，应用高压氧化在低温条件下制造高性能双极器件已经有过报道，因为掩埋集电极较少地采用自上而下的扩散，低温时就允许用较薄的外延层。有意思的是，高压氧化炉除了用于快速氧化以外，在VLSI工艺中也找到了应用，这一应用就是用高压氧化炉得到有效地降低了的PSG及BPSG玻璃的回流温度。

（6）氧化生长速率：等离子体和光子的影响

我们都知道有时候一个等离子体环境能够加快氧化速率，这一技术使得氧化层甚至能够在低于高压氧化温度（ $<600^{\circ}\text{C}$ ）的条件下生长，该技术通常在一个由射频或直流电子源造成氧气放电的环境中实行。给硅衬底加一偏压，使衬底的电位低于等离子体的电位，这样将带正电的氧气吸引过来，并聚集在衬底上，这就导致了硅的快速氧化。有人发现 SiO_2 生长速率随着温度、等离子体密度以及衬底掺杂浓度的升高而加快。

然而等离子体加速氧化生长工艺受到许多不利的影响，其中包括：a)由于等离子体区域内高能量密度以及等离子体内大量反应物质的缘故，很可能一些不希望有的污染物会淀积到衬底上，这些污染物质的气相反应；b)和用其它准备 SiO_2 的低温技术（CVD, PECVD）一样，这些等离子体氧化薄膜与 1000°C 条件下热氧化生长的薄膜相比电特性较差。必须指出的是这些特性通过在氧化环境中的后氧化热处理会有本质的提高。

已经观察到这样一种情况，就是在氧化环境中对硅是直接进行光照（光子），硅片的氧化速率会增加，这种效应被称为光子辅助氧化。早期对这一效应机理的研究是用水银和碘气灯来产生大量的紫外线，在这种条件下只有在生长的初始阶段（ $<300\text{\AA}$ ），以及最低温度时才能观察到氧化速率的增加。不久以前，工人们尝试利用可产生红外线、紫外线的连续波激光器来增加氧化速率，又一次观察到了光子流照射下氧化速率的加快，尽管也涉及因光子流导致衬底变热的因素，但记录下来的氧化生长速率要大于只因热效应而增长的氧化速率。

光子导致生长速率增加现象中速率增加的实际机理现在仍不清楚，但这种技术对低温VLSI工艺很有前途。一个十分有用的特性就是可以利用对硅片需要的区域进行光照的方法来实现局部氧化，这样就可以使需要的区域产生氧化，电路其它的区域可保持在比需要进行热氧化区域稍低的温度条件下，这样一来它们就可以保持没有氧化层的状态。

六、生长二氧化硅的掩膜特性

二氧化硅作为阻止一般常见掺杂剂在硅中扩散的掩模的应用是平面工艺的一个基础。器件是通过在从硅片表面生长的二氧化硅上的特定区域刻蚀窗口而形成的，然后通过对这些特定区域进

行杂质扩

表6.一般常见掺杂剂在二氧化硅和硅中的扩散系数

掺杂剂	二氧化硅中扩散系数 (900°C)cm ² /sec	硅中扩散系数 (900°C)cm ² /sec*
硼(B)	$2.2 \times 10^{-19} \sim 4.4 \times 10^{-16}$	约 1.5×10^{-15}
镓(Ga)	1.3×10^{-13}	约 6×10^{-14}
磷(P)	$9.3 \times 10^{-19} \sim 7.7 \times 10^{-15}$	约 4×10^{-17}
砷(As)	$4.8 \times 10^{-18} \sim 4.5 \times 10^{-19}$	约 2×10^{-16}
锑(Sb)	3.6×10^{-22}	约 8×10^{-17}

*这些是对本征扩散的估计值，非本征扩散的值要高一些。

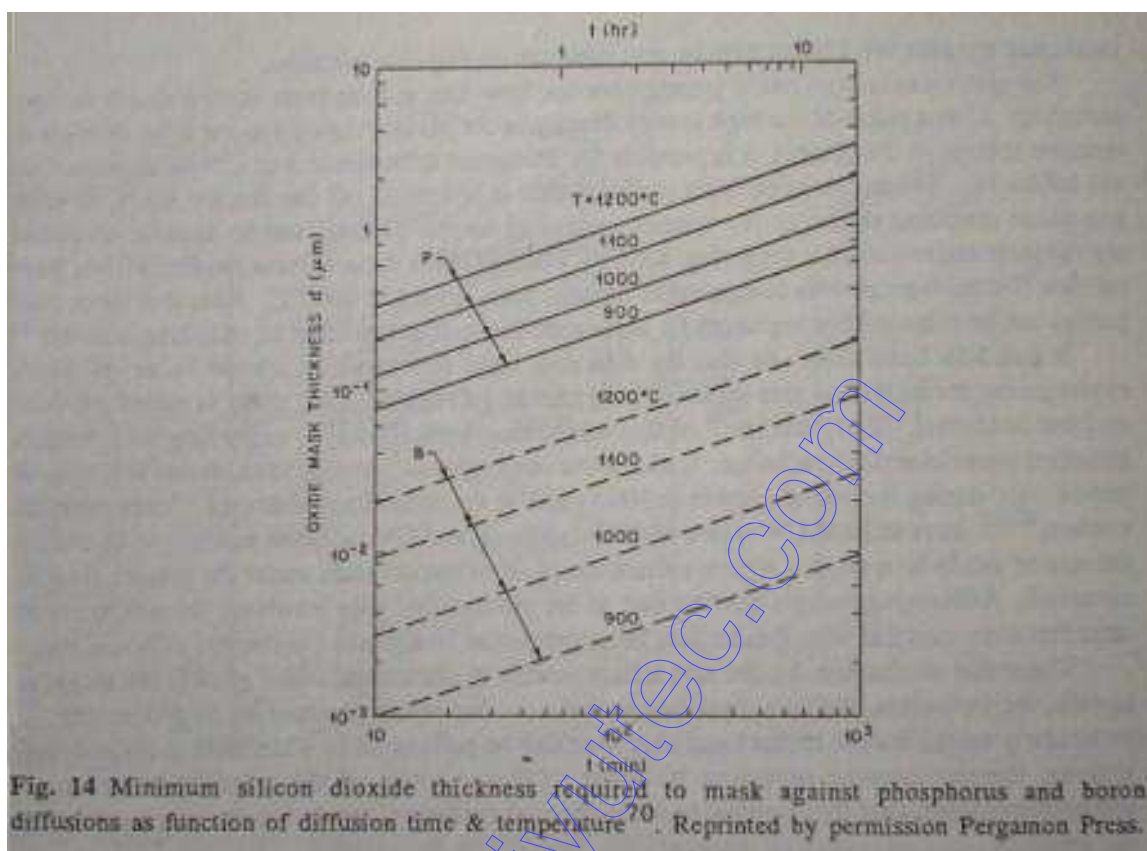
散或离子

注入而形成。一般常见掺杂剂(B、P、As、Sb、Ga)在二氧化硅中的扩散率都远远比在硅中的要小，这就使二氧化硅能有效地阻止掺杂剂渗透到二氧化硅下的硅中去。表6列举了一些掺杂剂在二氧化硅和硅中的扩散系数，如表6所示，除了Ga以外，二氧化硅对其它所有杂质都可以作为一种极好的掩模材料。

但为了保证在扩散工艺中掺杂剂不通过二氧化硅渗透到硅中去，需要定一个二氧化硅的最小厚度。图14显示了干氧条件下生长的二氧化硅阻止磷和硼沉淀积所需要的最小掩模厚度与时间和温度的函数关系，这些曲线还是有保留的，因为它们是用最高的扩散率值和硼磷浓度推算出来的。对于温度通常保持在1000°C以下的VLSI产品，掩模氧化层厚度可以保持在0.4~0.5μm以下。

制备阻挡离子注入的掩模，氧化层应当是足够厚，这样就使得在离子注入和所有高温工艺步骤完成以后，没有离子能够穿透氧化层。二氧化硅对离子的阻挡能力取决于原子的重量以及离子的加速能量，因为轻离子（例如硼）比重离子（例如砷）有较深的穿透深度，它们需要更厚的掩模层，第九章给出了一般常见的掺杂剂离子在SiO₂中的穿透深度。应当指出的

是通常实际操作时一个较好的方法是先在进行所有热工艺之前，将重注入区域表面的 SiO_2 先刻蚀掉，这就减小了注入离子到达硅表面的可能性。

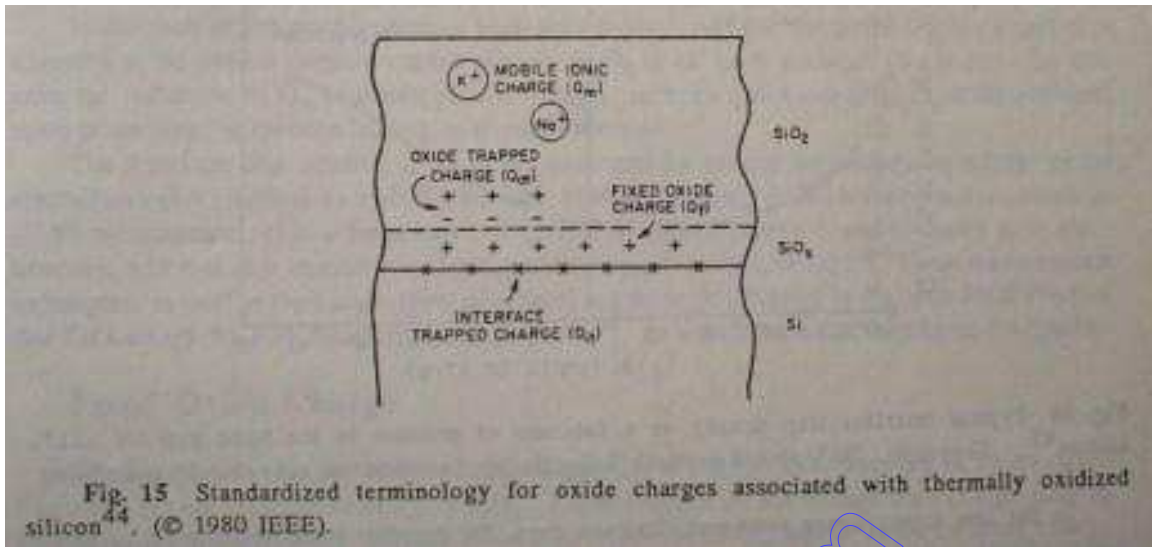


七、Si/SiO₂界面以及氧化层陷井的特性

SiO_2 和Si/SiO₂界面都包含有各种各样的电荷和陷井，这些电荷对在底层硅中制造的器件的特性具有深刻的影响。在这一节中我们将描述Si/SiO₂界面的本质，氧化层陷井和电荷的类型以及测量它们在氧化层中等级的技术。

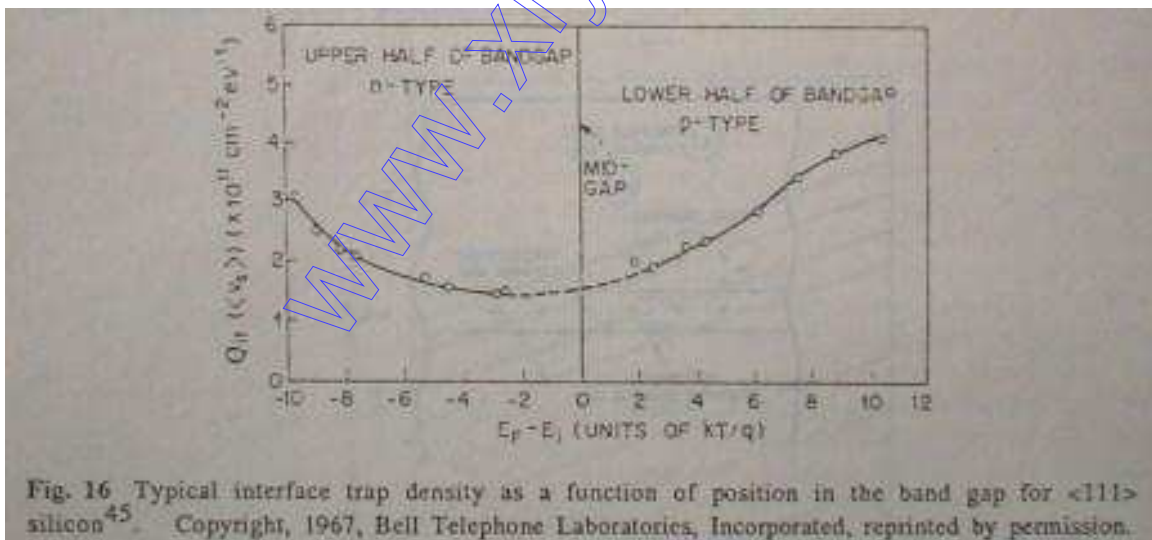
对各种各样器件结构进行电子测试是用来描述 SiO_2 和Si/SiO₂界面特性的最重要的手段。被最广泛的用来评估这种特性的器件结构是MOS电容和MOS晶体管，电子测量提供了关于这种器件结构的直接信息，然后分析器件特征得出有关 SiO_2 和Si/SiO₂界面处电荷和陷井的信息。有必要用这种方式得到有关 SiO_2 的信息，因为在一个器件极好的氧化层中大多数电荷和缺陷的密度很低，以致无法通过化学方式探测出来。

有四种类型的电荷存在于氧化层内部或在 SiO_2 和Si/SiO₂界面附近：a)界面陷阱电荷 Q_{it} ;b)固定氧化层电荷 Q_f ;c)移动离子电荷 Q_m ;d)大量氧化层陷阱电荷 Q_{ot} 。图15以图解的方式显示了在氧化过的硅中的这些电荷。



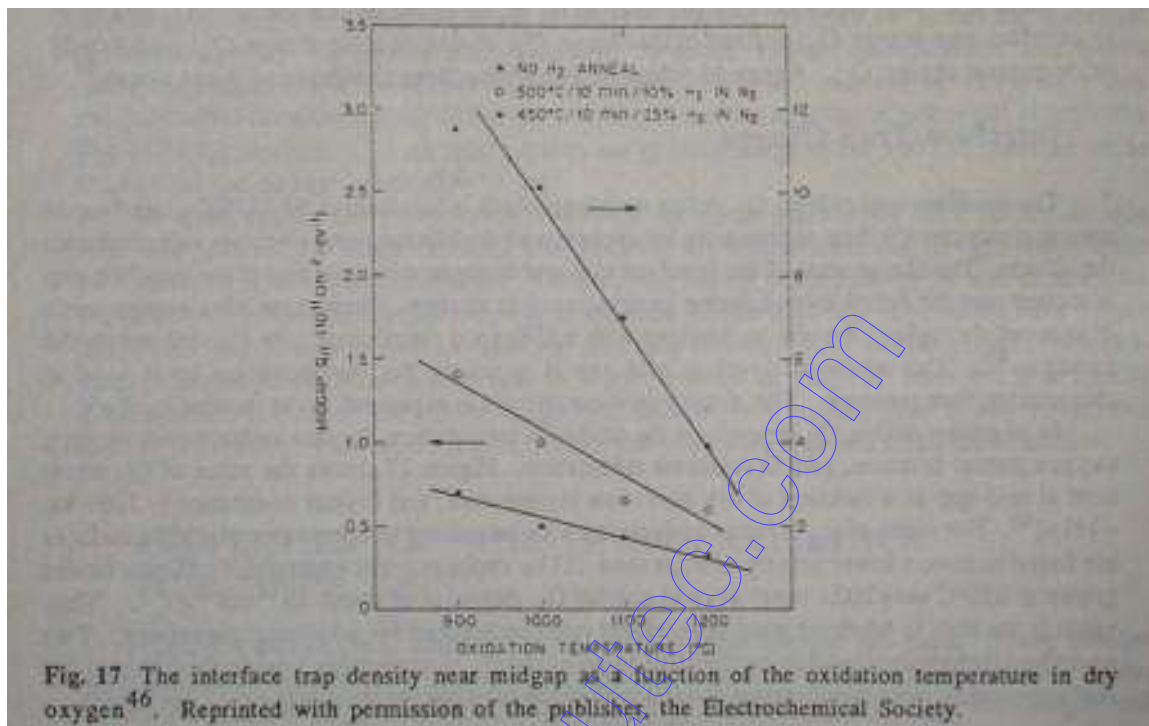
(一)界面陷阱电荷

界面陷阱电荷 Q_{it} ，即存在于Si/SiO₂界面处的电荷，在此处这些电荷可以和硅中的移动载流子(电子和空穴)进行交换，从而改变它们的带电状态。如果界面陷阱移动越过费米能级，使得能级占有率发生变化，原界面陷阱处的带电状态就随着栅压的改变而变化。这些陷阱具有贯穿硅能隙的U型能级分布，中间能隙处的最小能级就代表用来描述它们存在特性的浓度等级，这些陷阱电荷的密度用 $(cm^2eV)^{-1}$ 来表示。



在正处于生长阶段的氧化层中， Q_{it} 取决于氧化温度、炉子环境(湿或干)、氧气分压以及硅衬底晶向。图17显示了在能隙中间处测得的 Q_{it} 的值与干氧温度、晶向(<100>或<111>)的函数关系，发现 Q_{it} 的值随着温度的升高而减小，<100>晶向的陷阱密度比<111>晶面的要小，例如，VLSI工艺在950°C条件下对<100>晶面硅进行栅氧生长，这时栅氧层中 Q_{it} 密度大约为

$10^{12}\text{cm}^{-2}\text{eV}^{-1}$ ，这一值太大以致于不能制造好的器件，必须用其它工艺减小这些电荷，发现有两种退火技术对减少 Q_{it} 至一个可接受的低值很有作用，这两种技术是：a)金属化后低温退火；b)氧化后高温退火。



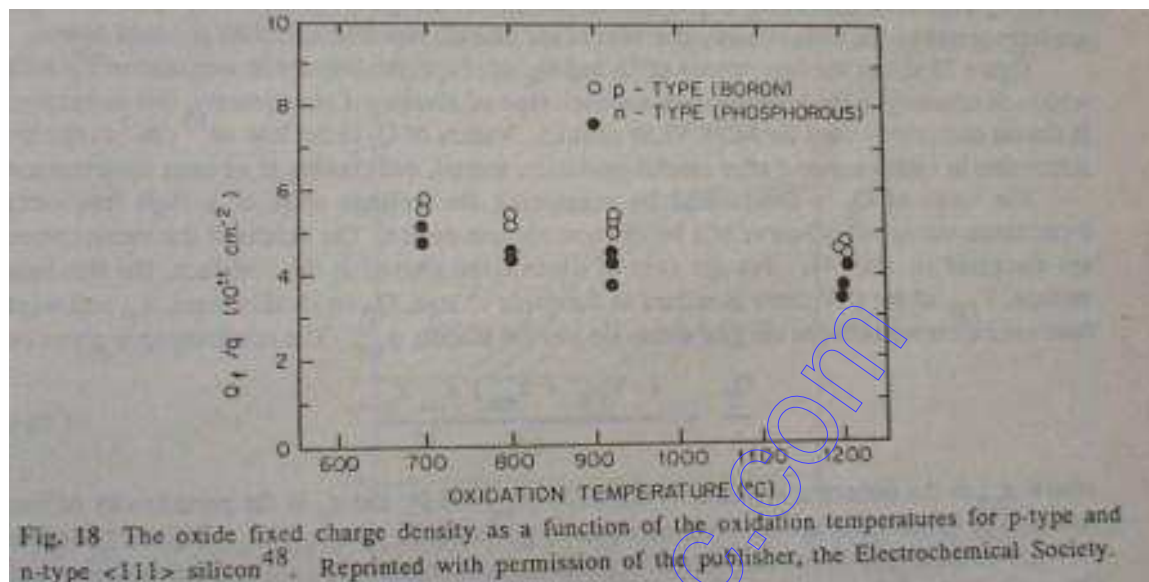
对于金属化后低温的情况，样品在 H_2 或其它非氧化环境中退火，如混合气体($\text{H}_2\text{-N}_2$)或 Ar ，在 $350^\circ\text{C}\sim 500^\circ\text{C}$ 温度范围内30分钟，铝由于退火产生的影响必须考虑进去。在进行这样的退火以前，水汽生长的氧化层内可能具有的 Q_{it} 密度低于 $10^{11}\text{cm}^{-2}\text{eV}^{-1}$ ，退火以后，密度减小到低于 $10^{10}\text{cm}^{-2}\text{eV}^{-1}$ ，这对大多数器件应用来说是一个可以接受的量级。我们可以相信二氧化硅中的水，甚至存在于干氧化层中的水都和 Al 反应生成 Al_2O_3 和氢原子，氢扩散到 Si/SiO_2 界面，在这里它和陷阱发生化学反应，使它们的电活性降低。如果存在氮化硅，它会阻拦氢原子的扩散，可以观察到 Q_{it} 没有减少。如果氮化硅被用作钝化膜，金属化后退火应当在钝化之前进行。

对于氧化后高温退火的情况，是先长氧化层，然后在温度上升的情况下，在氢气或惰性气体(N_2 或 Ar)环境中退火。在这种情况下， Q_{it} 的减少也许是由于环境中的 H_2 或者微量的水再次引起反应导致氢原子的产生。

界面陷阱密度 Q_{it} 可以通过许多技术测出来，这些技术包括：a)MOS晶体管上的电导方法；b)高频($>100\text{kHz}$)C-V测试；c)低频($<1\text{kHz}$)C-V测试；d)发射时间频谱，也被称为深层瞬态频

谱,简称DLTS。这些测试技术,还有它们的基本原理在E.H.Nicollian和J.R.Brews所著的“MOS物理和工艺”一书中有全面的阐述,读者如果要了解详细内容可以参考该书。

(二)固定氧化层电荷



固定氧化层电荷 Q_f ,存在于Si/SiO₂界面处35Å的范围内, Si/SiO₂界面位于硅和SiO₂之间被称为过渡区的地方。这些电荷并不象 Q_{it} 那样,和Si交换移动载流子后改变它们的带电状态,所以被称为固定电荷。 Q_f 电荷中心主要是带正电,尽管一些带负电的补偿中心也是可能存在的。固定电荷 Q_f 被认为是Si/SiO₂界面处的一层电荷,并以单位面积的电荷数量来表示(cm^{-2})。 Q_f 的值取决于氧化环境(水或氧气)、氧化温度、硅晶向、降温速率、降温环境以及随后的退火周期,尽管如此,减小 Q_f 的值还是需要的,现行的VLSIMOS工艺用离子注入控制器件阈值电压 V_T , V_T 是主要受 Q_f 影响的器件参数,通过离子注入控制 V_T 可以精确均匀地改变阈值电压,这比设法得到统一的低 Q_f 值要好,虽然我们具有克服 Q_f 一些小变化的能力,但是在制造过程中保持少量可重复产生的 Q_f 仍然是需要的。

图18显示了氧化温度对n型、p型<111>硅中 Q_f 的影响,在最高的氧化温度可以得到最低的 Q_f 值。对于湿氧的情况, Q_f 随温度上升而减少的速率比干氧慢得多。从氧化温度开始冷却的速率也影响 Q_f 值,最快的冷却速率导致最低的 Q_f 值。快速冷却能够防止低温氧化,同时防止出现高 Q_f 值,然而快速冷却(淬火)的应用对大直径(>100mm)的硅片是不实际的,我们知道这时会发生翘曲变形和滑片,在氧化温度时将O₂用惰性气体(Ar、N₂)代替可以避免这个问题,但代价是硅片还在最高温度的时候停止了氧化。Deal将与<111>材料中 Q_f 有关的因素总结为氧化条件以及在惰性气体环境中通过一个被称为Deal三角形的方式冷却或退火,

三角形的斜边代表温度对 Q_f 的影响，在惰性气体中高温退火是用垂直边代表，三角形的底边代表惰性气体冷却。

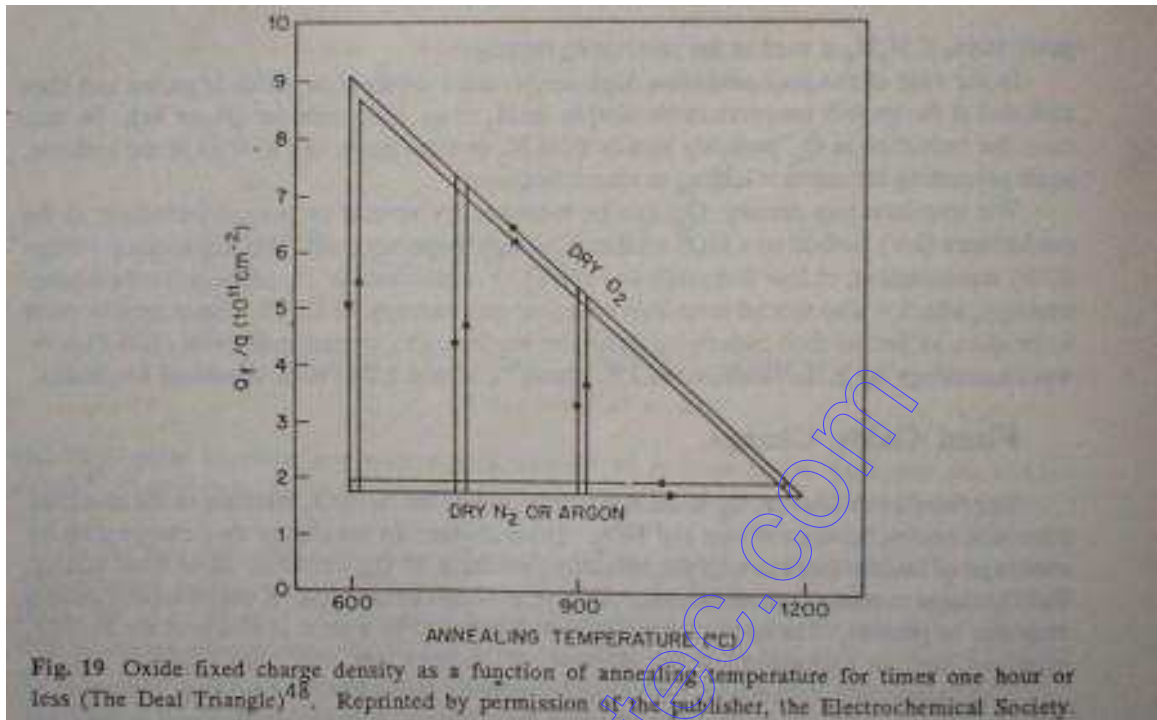
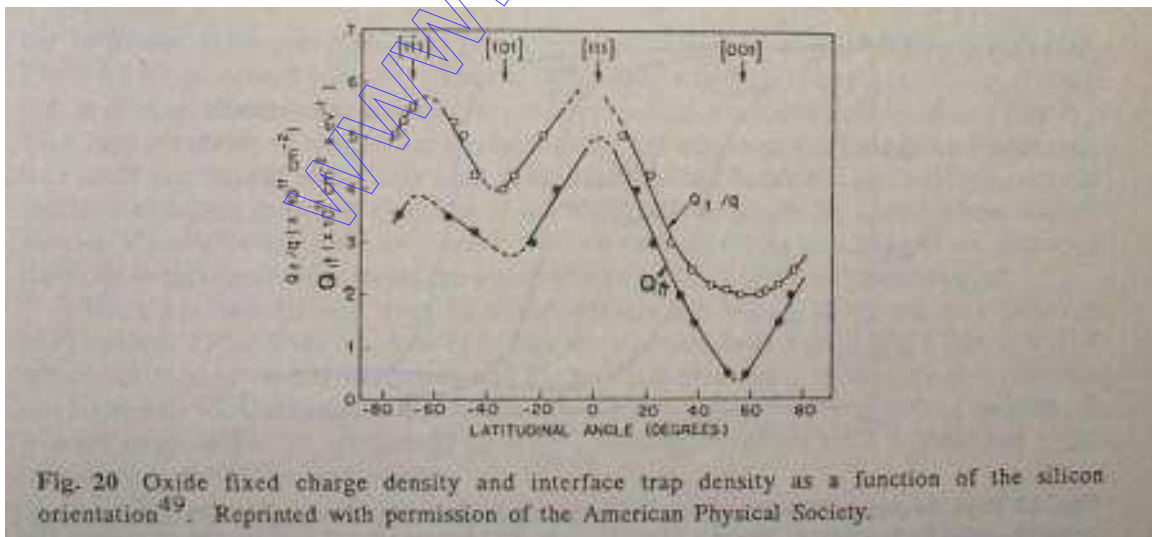


图20显示了 Q_f 和 Q_{it} 与硅晶向的关系， $\langle 100 \rangle$ Si中两种电荷都是最少，其结果是晶向选择几乎就只用于MOSVLSI电路，小于 10^{10} cm^{-2} 的 Q_f 值在对 $\langle 100 \rangle$ 材料任何地氧化、退火以及在惰性气体环境中冷却之后是可以得到的。



Q_f 的值是通过测量一个MOS电容测试器件高频C-V曲线的漂移电压而决定的，测试的详细内容在参考书4有论述。对于界面处氧化层固定电荷的情况，C-V曲线的平带电压 V_{FB} 是和

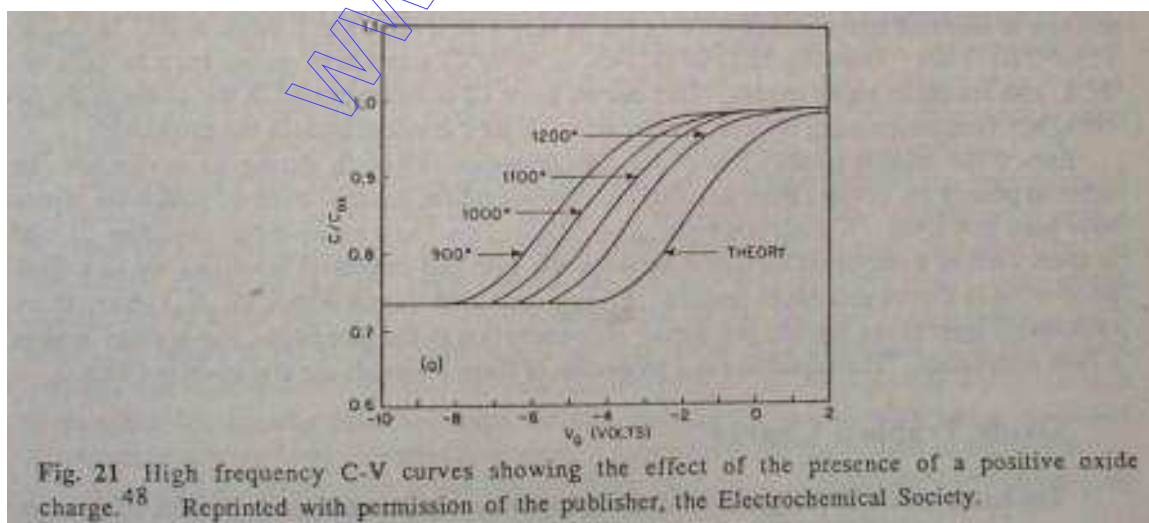
氧化层电荷 Q_f ，氧化层厚度 X_o 以及栅极和衬底之间的工作电压差 ϕ_{ms} 有关系的，其关系如下式所述：

$$Q_f/q = (-V_{FB} + \phi_{ms}) \epsilon_{ox} \epsilon_0 / q X_o \quad (28)$$

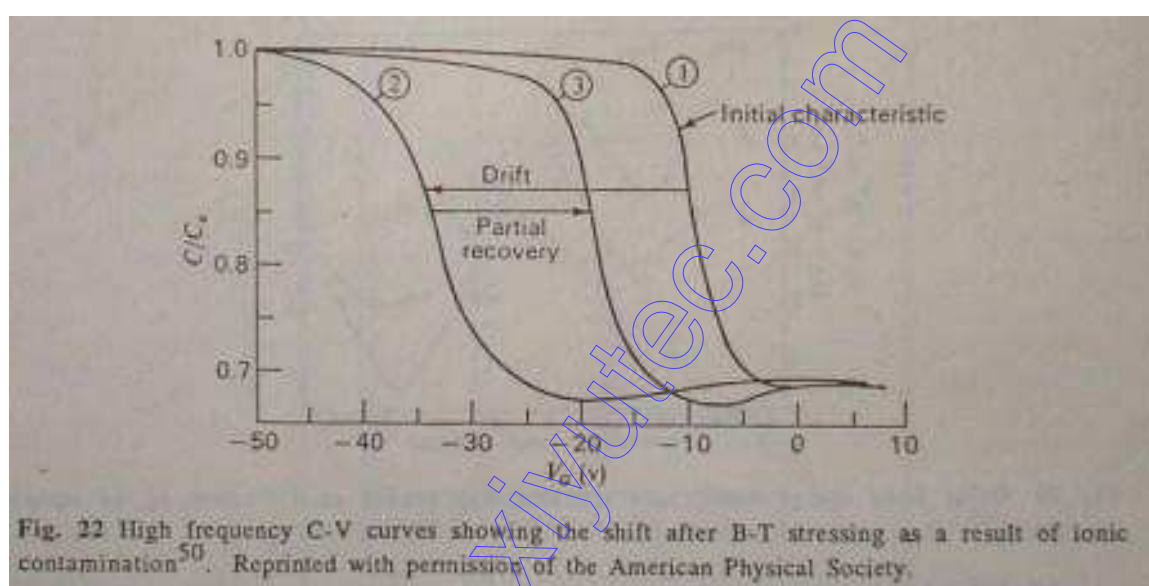
其中 ϵ_{ox} 是 SiO_2 的绝缘常数 ($\epsilon_{ox}=3.9$)， ϵ_0 是真空介电常数，每单位面积氧化层电容为 $C_{ox}=\epsilon_{ox}\epsilon_0/X_o$ 。图21显示了n型Si和带正固定电荷氧化层的C—V曲线，正氧化层电荷的存在使得C—V曲线从理想值向负电压方向移动。

(三) 移动离子电荷

移动离子电荷 Q_m 一般是由于碱金属离子的存在而引起的这种类型的电荷即存在于栅（金属或多晶硅）/ SiO_2 界面（最初它们经常会进入氧化层），也存在于 Si/SiO_2 界面，在该区域中它们在正电场的作用下向栅极漂移。甚至在室温条件下也会发生经过氧化层的电场辅助漂移，因为这些离子在 SiO_2 中是非常活泼的。混入到 SiO_2 中的移动电荷数量取决于氧化过程的洁净度，在这一工艺过程中涉及到的因素有：a) 氧化炉；b) 工艺用化学品；c) 氧化环境；d) 栅电极材料；e) 硅片的取放，所有因素最后都要将Na排除在 SiO_2 外。移动离子电荷的密度在 $10^{10}cm^{-2}$ 和 $10^{12}cm^{-2}$ 之间变化，当这些离子从栅极向 Si/SiO_2 界面漂移时，这些移动电荷的存在就导致了器件阈值电压的大幅度变化，因为这个原因，需要有低 Q_m 值，低于 $10^{10}cm^{-2}$ 的 Q_m 值对于一个栅氧厚度为 1000\AA 的MOS器件只会引起十分之几伏特的 V_T 漂移。对于VLSI栅氧层 ($<250\text{\AA}$)， V_T 漂移将会低于 $0.1V$ ，换句话说，对于这类栅氧层， $10^{12}cm^{-2}$ 量级的 Q_m 值只会引起几伏特的 V_T 漂移。



移动离子电荷密度的测试也采用MOSC-V技术，在这种方法中先测一条MOS电容的初始C-V曲线，然后MOS电容被加热到300°C，同时栅极加上正偏压（即一个约 $2 \times 10^6 \text{V/cm}$ 的电场），施加的偏压-温度条件持续30分钟保证所有移动电荷漂移到Si/SiO₂界面，然后将电容器冷却到室温，但仍保持原来的偏压，这样就得到另一条C-V曲线。施加偏压-温度条件前后测得的两条C-V曲线之间的平带漂移电压 ΔV_{FB} 是用来计算300°C时的 Q_m 漂移值，因为漂移移动离子在界面堆积为一层电荷， Q_m 的值为 $\Delta V_{FB} \cdot C_{ox}$ 。图22显示了移动离子电荷在偏压-温度(B-T)测试以后对C-V曲线的影响。另外一个测试 Q_m 的技术是三角形扫描电压(TVS)方法。



为了消除移动离子电荷，有必要减少钠介入氧化层。工艺过程中钠主要来源于：a)栅或接触孔金属化；b)氧化炉、退火炉以及气体；c)扩散炉和气体；d)光刻胶烘烤及部分脱落；e)用于硅片清洗以及(或)氧化的有污染的化学品。氧化炉管也可能是钠源，在高温条件下用O₂-HCl混合气体清洗炉管可将钠减小到很小值(例如用混有6mole%HCl的O₂，在1150°C条件下2小时)。在HCl-O₂环境或其它如TCE、TCA等含Cl气体环境中长二氧化硅也能得到稳定氧化层，这是因为Cl混入到氧化层中，在到达Si/SiO₂界面时中和了钠离子(如果它们的浓度没有过量)而产生的。

甚至就算氧化层一开始没有钠，在器件寿命期限内也可能发生污染。为了保护器件不受外界钠污染，研制出来许多类型的保护层。一种磷玻璃(PSG)可以作为钠的吸收器(见第二章)，经常被用作栅和金属层之间的内部水平绝缘层，还(或)作为硅栅MOS器件中最后的钝化层。

等离子体淀积的氮化硅被作为是一层钠的不可渗透层，这样就阻止了钠渗透到栅氧化层，这层氮化硅经常也被用作最后的钝化层。这些材料的淀积和特性已在第六章中讨论过。

(四)氧化层陷阱电荷

最后讨论的氧化层电荷为氧化层陷阱电荷 Q_{ot} 。大量氧化层陷阱可能存在于栅/二氧化硅界面、Si/SiO₂界面，即和氧化层厚度一样深。陷阱是和二氧化硅缺陷联系在一起的，如杂质和断裂键。可以用类似于那些已经建立起来的减少 Q_{it} 的退火条件来将陷阱电荷减少到很小值。这些陷阱通常是不放电的，但是当电子和空穴介入到氧化层中被陷阱捕获，这些就会变成带电状态。一种使陷阱带电的方法是将高能电子或空穴(热载流子)雪崩注入氧化层，当在硅中的电场超过 $3 \times 10^5 \text{V/cm}$ (取决于掺杂程度)，这些载流子就会产生。将氧化层暴露在辐射环境中也能产生高能级的陷阱电荷。

器件通常采取不同的方法受环境辐射：1) 器件在一个空间环境中操作，或在一个可以稳定获得辐射的近似于核反应器的环境；2) VLSI工艺本身导致了一个辐射环境，导致硅器件辐射损伤的VLSI工艺包括：a) 电子束蒸发；b) 溅射；c) 等离子刻蚀；d) 直接制电子束和x射线掩模板；e) 离子注入。

象来自空间的 γ 射线之类的高能粒子能够进入氧化层并产生能被氧化层缺陷俘获的电子一空穴对，从而使缺陷带电。较重的粒子(例如来自离子注入的As⁺离子)具有将原子移位的足够的能量，这样就产生缺陷中心以及潜在的氧化层陷阱位置。 Q_{ot} 的值从 10^9cm^{-2} 到 10^{13}cm^{-2} ，取决于氧化层所处的环境， Q_{ot} 的密度也可用已经有的C-V技术来测试。

(五) Si/SiO₂界面的本质

已经进行了大量的研究来阐明Si/SiO₂界面的本质，这些研究已经调查了下列界面特性：a) 界面陷阱和氧化层固定电荷的空间位置；b) 边界形态学；c) 边界附近SiO₂的化学成分；d) 界面宽度。电子测试已经显示固定电荷和界面陷阱存在于Si/SiO₂界面(0~35Å范围的氧化层内)。界面陷阱在硅能隙中占据能级，同时固定电荷在能隙外占据能级，这些电荷和陷阱存在于Si和SiO₂之间一条很窄的过渡区域内。

Grinfbaner和Maserjian描述了这一由单晶硅组成的过渡区域：a) 单层结构，其中有一些SiO₂、Si₂O₂和S₂O(后两个为不完全氧化硅或次理想化合结构)；b) SiO₂应变区，近似10~40Å深；c) 剩余的理想化合结构、非应变区非晶态二氧化硅(理想化合结构为SiO_x，x

=2)。在接下来的氧化和退火期间，缺陷形式聚集在应力区，这些缺陷对重金属（Au、Ni、Fe），碱金属（Na、K）和氯之类的杂质来说起到了一个吸收器的作用。

界面陷阱能够通过许多方法形成，有三种不同的模型被建议用来解释它们的起因。在库仑模型中，氧化层中的电荷被认为在硅中引入了潜在的阱，这些阱内的量子能级是和界面陷阱能级有关联的。键模型指出界面陷阱分配是键角或在硅表面伸开的键分配的结果，Si/SiO₂界面局部应力或局部非理想化合结构可能引起界面陷阱有关的缺陷包括堆积层错和由于不良氧化。过量硅、氧或杂质遗留下来的微孔和分子片断。

正固定电荷可能源于Si/SiO₂界面附近Si这一边的非桥键氧中心遗失了一个电子，使得中心带正电。所有这些建议都是试验性的，工作正朝着对界面以及电荷和陷阱的起因作更完全彻底的了解的方向继续。

八.二氧化硅内应力

建立氧化薄膜应力等级是很重要的，因为应力可能导致硅片翘曲变形，而且可能在衬底中产生缺陷(滑层)。当在室温条件下测热生长二氧化硅薄膜内应力，发现是有压力的，但只有一个相当小的值(约 3×10^9 dyne/cm²)，剩余的氧化层内应力来自于硅和二氧化硅热膨胀系数的差值(见第四章)。

当温度升高以后(例如950°C)测应力，发现压力稍微大了一些(约 7×10^9 dyne/cm²)，在室温情况下观察到较低的值说明薄膜冷却时一部分应力释放了出来。当温度升高超过975°C，测试显示发生了明显的粘滞流动，产生了大应力薄膜，然而在冷却时发现氧化层中的热应力保持了和低温生长薄膜同样的值(3×10^9 达因/cm²)。当工艺温度超过800°C时，刻入氧化层的窗口的角应力可能足够大到能引起硅内部的塑性形变，除了塑性形变，在那些集中应力加强扩散以及有选择地淀积钨的区域可能会发生螺旋孔（见第十一章有关选择地淀积钨的数据部分）。

九.氧化期间掺杂剂杂质再分布

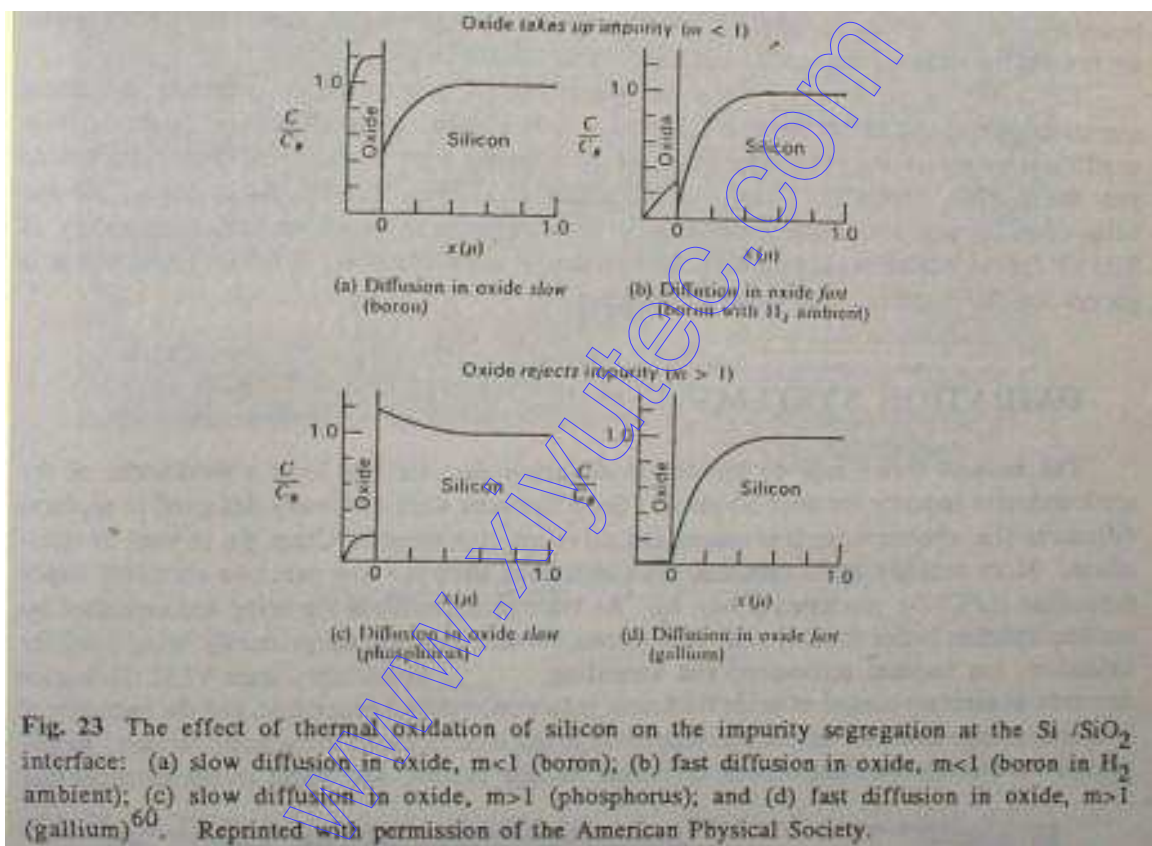
在硅表面附近的掺杂剂杂质（硼、磷、砷和锑）在热氧化期间会进行再分布，考虑这种掺杂剂再分布是很重要的，因为表面浓度控制了许多种器件参数。有关再分布的详细情况取决于三个因素，第一个被称为隔离系数m，定义为：

$$m = \text{Si内杂质平衡浓度} / \text{SiO}_2\text{内杂质平衡浓度} \quad (29)$$

由于这个因素而导致再分布的发生是因为在固态Si和SiO₂中杂质具有不同的平衡浓度。

第二个因素是氧化层中杂质的扩散系数，就是说，就算将杂质与氧化层隔离开，如果它们能快速扩散，也能穿过SiO₂表面。硼处在H₂环境中时，还有镓都在SiO₂中表现出很高的扩散率。

第三个因素是Si/SiO₂界面向底层硅移动的速率，也就是说，SiO₂的体积是生长SiO₂所消耗的硅体积的两倍多，这样如果氧化层具有和硅同样的杂质浓度，一些Si中的杂质肯定通过Si补偿氧化生长产生的体积而减少。



Grove研制了一个四种杂质再分布情况的图形表示法，如图23所示，让我们通过考虑两种情况来讨论这些杂质再分布，a)氧化层吸收杂质($m < 1$)；b)氧化层排斥杂质($m > 1$)。再分布的形状在很大的范围内取决于杂质通过氧化层扩散能有多快，在第一种情况里(图23a)， $m < 1$ ，通过氧化层的扩散很慢(例如硼)，结果是硅表面的硼减少了；然而在接下来的工艺，二氧化硅被置于氢气中，这时硼在二氧化硅中的扩散系数明显增加，我们发现硼在硅表面的数量更进一步减少了(即图23b中所示的第二种情况)；在第三种情况里，氧化层排斥杂质($m > 1$)，杂

质扩散很慢(例如磷),很快发生了杂质在硅中的积累;在第四种情况里, $m > 1$,但杂质通过氧化层扩散很快(例如镓),发现杂质留在体内,而表面上杂质实际减少了(图23d)。

表7.在Si/SiO₂界面处杂质隔离系数值

一般常见杂质的隔离系数值在表7中列出。m的值可以通过将

杂质	m		
	热力学估计值	再分布实验值	氧化掩模实验值
镓	$>10^3$		约20
硼	10-3~103	约0.3、0.1	约10-2
铟	>103		
磷、锑、砷	>103	约10	

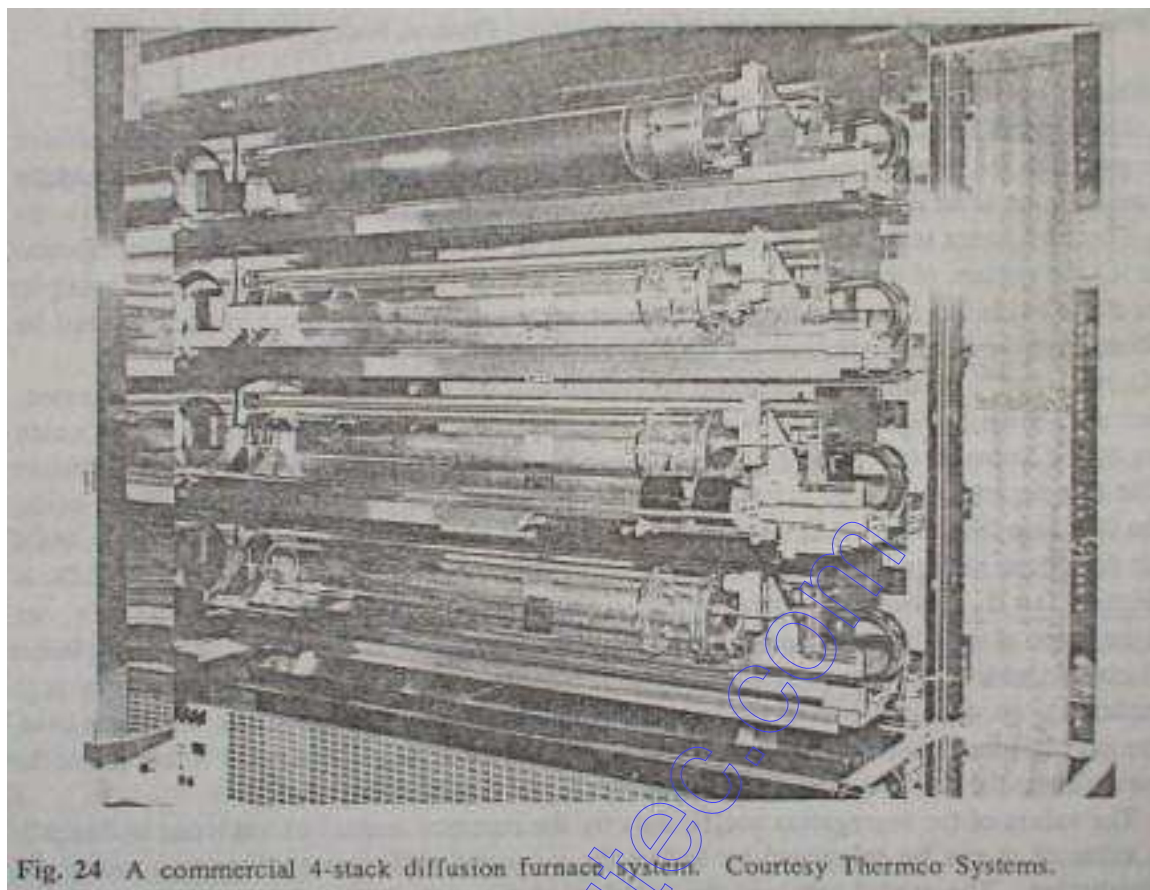
已经测出的扩散分布图配到再分布的模型上计算出来,模型包含带有移动边界(即考虑硅在被消耗)扩散方程的解。有关该模型的详细内容超出了本节范围,在参考书60中有论述。

然而m的值可以近似测出来,可以使用将在第十六章中讨论的辅助离子质谱分析学,通过测定氧化层和Si/SiO₂界面附近硅中杂质的浓度直接确定隔离系数。例如,用这一技术时发现,对干氧用0.33eV的激活能量,对湿氧用0.66eV,硼的m值随温度成指数增长,还发现<100>晶向硅的m值比<111>晶向硅的大。

十、氧化系统

热壁(见第六章)水平扩散炉作为半导体工业的主力军曾达三十多年,原本设计这样的炉子是用来进行扩散的(即前道化学淀积以及扩散工序,将在第八章中讨论),也可以进行氧化,近几年来,这些炉子也被用于低压化学气相淀积(LPCVD)。随着更多前道淀积相对于化学方法来说更愿意采用离子注入来完成,炉子系统基本上就只用于氧化、离子注入激活以及退火工艺了。另外,目前的VLSI制造需要对氧化层厚度、减少缺陷的生成进行精确控制,而且采用大直径硅片工艺的必要性导致了对最初的炉子进行较大的改造。本节我们将描述基本的热壁扩散炉系统,还有最近的一些使得炉子能够对VLSI工艺的需要保持协调的改进。

基本的扩散(氧化)系统包含下列组件: a)一个柜子; b)加热单元; c)测量用热偶; d)工艺炉管; e)扩散源柜; g)一个温度控制系统; h)置放台。一个典型的炉子系统如图24所示。

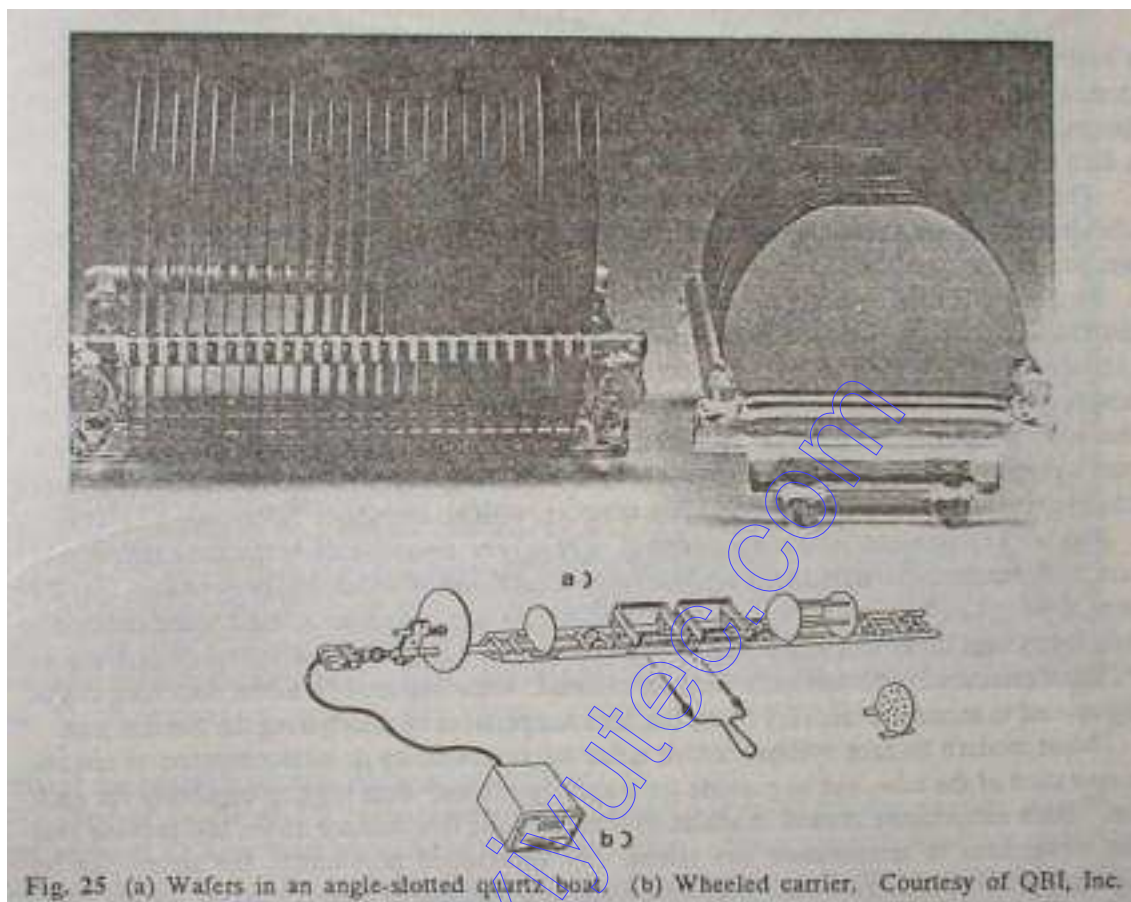


标准炉柜的建造是用来放置四个水平方向的炉管，这就使得在减小占地面积的情况下能有高硅片产量，这种配置就是我们所知道的四管炉。炉子加热单元是用高纯度、耐高温陶瓷材料制成，外绕电阻发热线圈，绕线是沿着石英管长度方向隔开，这样就可以得到三个加热区，每个加热区通过一个铂/铂-铑热偶监测，这样就可进行温度测试并得到精确的炉温覆盖(即确定温度作为炉管长度方向距离的函数)。每个里面放一个加热单元的工艺炉管大多数经常在特殊终端装置上用透明熔融二氧化硅制成，这些终端装置的设计是允许工艺气体从一端导入，并且流到另一端的气体出气口，熔融二氧化硅底座用于支撑石英舟，石英舟在工艺过程中用来置放硅片，图25a显示了在这样一个舟内置放的硅片的照片。

扩散源柜包括气体分配系统(阀门、气体流量控制器等)，在精确传输工艺气体时需要用到该系统。在氧化系统中工艺气体包括： O_2 、 H_2 、 N_2 、TCA或HCl以及Ar。气体分配系统是用不锈钢元件建造的，目的是为了减小污染。

温度控制系统从热偶得到数据，然后调整发热线圈的电流，将温度保持在预设点。过去这一功能是由模拟控制电路来完成，现在由于更严格的温度控制需要、更大的硅片负荷以及可控制的变化(即炉子的加热和冷却是以预定速率进行)，需要用数字技术来保持适当的控制。

置放台为向炉管置放和从炉管取出硅片提供了一个清洁的环境) 10级或更好)。一个自动置放系统用来将硅片舟以可控制的速率推进或拉出炉管。

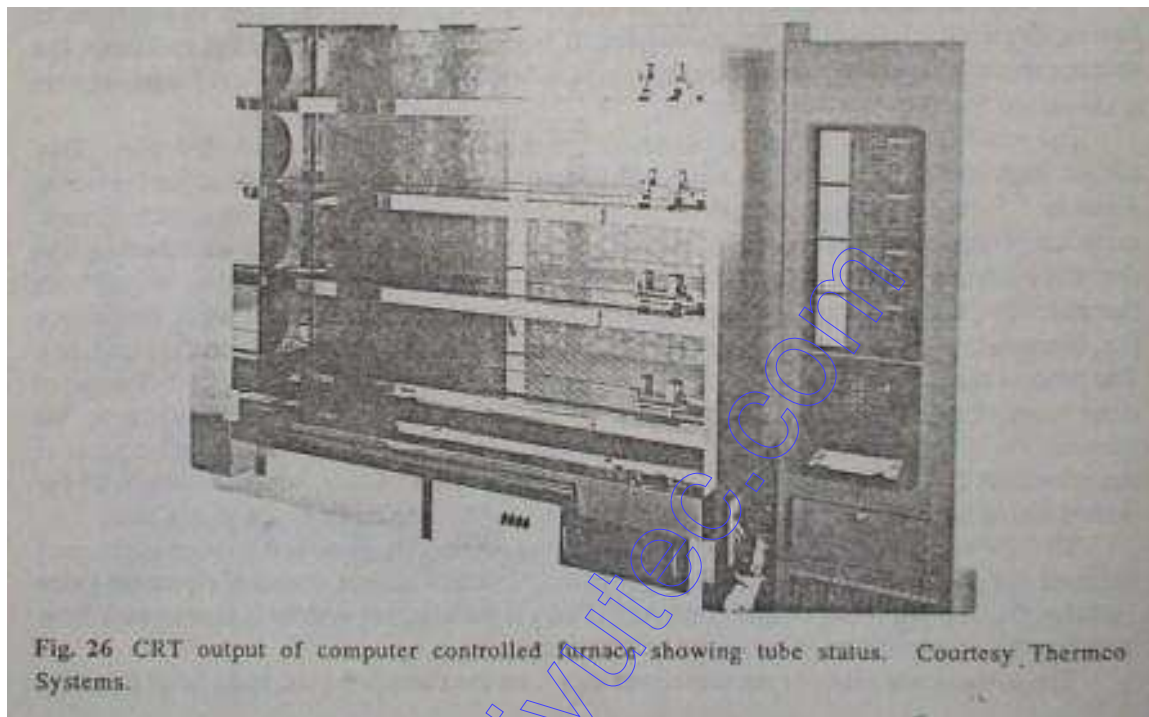


现在的扩散系统能够在长达40英寸的范围内, 在 $300^{\circ}\text{C}\sim 1200^{\circ}\text{C}$ 的温度范围内, 将温度精度控制在 $\pm 0.5^{\circ}\text{C}$ 内, 该40英寸的范围被称为温度均匀区。6英寸硅片的应用需要工艺炉管直径大于10英寸, 在这样大的炉管内, 端口的热量失去很多, 这样调整端区温度后就不能有效地将温度均匀区保持在适当的长度。为了缓和这一矛盾, 一些新的系统采用五区炉, 除了能得到加长的温度均匀区, 五区炉还使得炉温能线性变化, 即没有突变。

另一个温度控制方面的关键问题是恢复时间, 即低温情况下, 置放好的硅片被推入加热区后, 将炉温回升到设置点所需的时间。对在悬拉系统上一个熔融石英舟内的6~8英寸硅片的热置放是很重要的, 当硅片被插入进去时, 可以观察到温度下降了有 50°C 之多, 对于五区炉, 可以用预热设置的方法使每个区能够通过偏移来加速恢复到均匀区的温度。

现在大多数的炉子系统既采用微处理器, 又采用微机控制炉管的操作, 而且具备对每个炉管进行状态报告以及数据采集的能力, 这样的温度控制模块能够监视五个炉区, 并且对炉

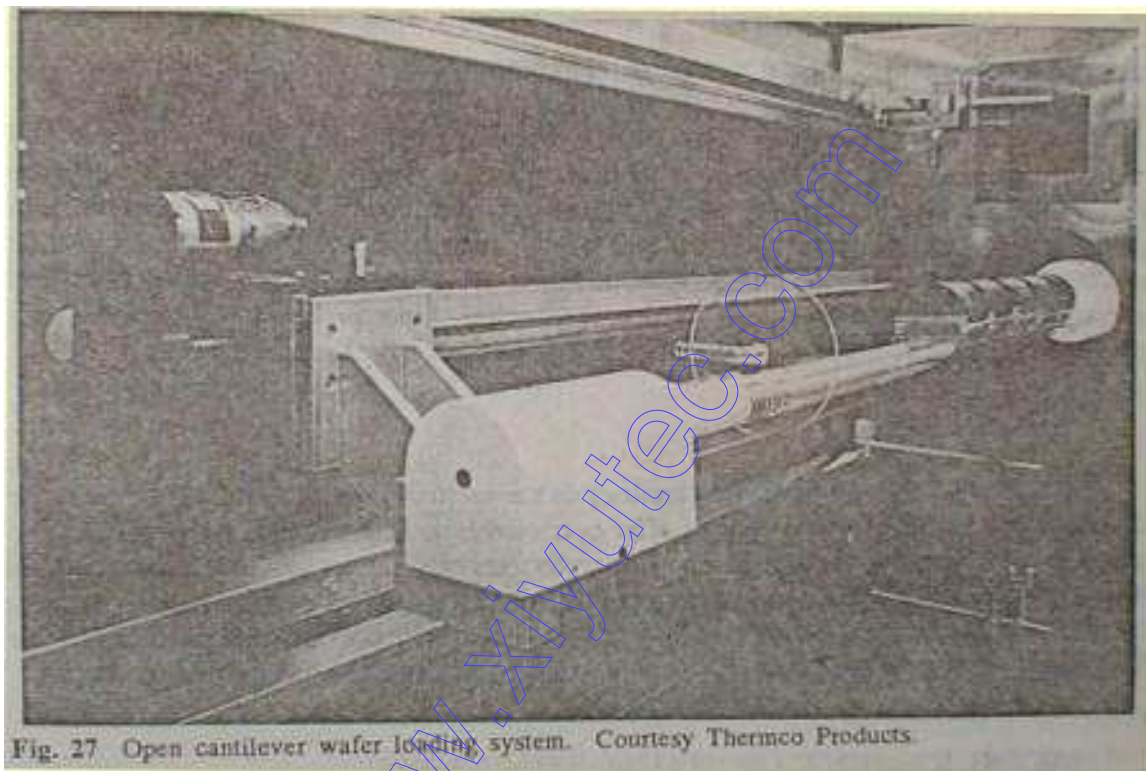
温偏差进行实时矫正。正如前面所述，这些炉区可以通过预编程序，先进行这样一些操作，如将满置的一舟硅片放进已加热的炉区，这被称为大容量热置放，或者先进行喷头(用于燃烧 H_2 和 O_2 形成水)的点火。包括气体类型、流量和通气时间在内的工艺顺序是通过微机的程序模块来进行监控的。



石英舟装载器模块控制石英舟装载器的移动速率和位置，防止石英舟的移动超过预设范围。很正常地将许多安全特性加入到系统中去，例如，对于炉管、炉管架温度过高，换气管排气失效以及起清除残余气体作用的氮气气压骤减，控制器可以触发警报，编程和监视功能均由键盘/阴极射线(CRT)系统处理。许多工艺程序能够储存在计算机中去控制炉子运作，这个程序允许单个按钮操作，这样就减小了操作者出错的可能性。单独炉子的计算机可以连接到制造管理计算机上，这个计算机控制着许多四管系统，也许还控制全部的硅片制造装置。图26显示了在炉子控制系统里所用CRT的输出照片。

当装载石英舟的熔融二氧化硅底座在取放硅片的过程中沿着炉管被拉出推进时会生成相当多的颗粒，这一现象已经被对在颗粒环境中进行取放操作的炉管的测试所证实了。这些颗粒会落到硅片上，如果它们嵌入到正在生长的氧化层中就会形成缺陷，这样的颗粒污染可以通过利用轮式支架而稍微减少，但是轮子轴承的摩擦以及轮子在炉管上的移动仍旧会产生颗粒，这样可以利用悬挂放置系统来达到更多地减少颗粒生成的目的。

当前通用的有两种类型的悬挂放置系统，它们是：a)全悬挂放置系统(悬臂)；b)轻放置系统。在全悬挂系统中，石英舟和硅片被悬挂在由马达驱动的水平杆的一端上，然后在和炉管壁没有任何接触的情况下被推进炉管中。在工作过程中，硅片保持悬挂状态，工艺完成以后，石英舟又在不碰到管壁的情况下被移出炉管。这样系统的制造材料在直到1200°C的工艺温度下必须足够坚固以支撑石英舟和硅片(最重到20磅)，这样的材料对气体环境(O₂、H₂、H₂O、HCl等)必须要是惰性的。



适于这些系统的优选材料是SiC、Al₂O₃和熔融二氧化硅。全悬挂系统的缺点是横杆的各种偏移都可能使在工艺管中的放置对准产生问题。图27显示了一个悬挂系统的照片。

从另外一个角度来说，轻放置系统克服了许多与悬挂系统有关的问题。早期的轻放置系统是在工艺炉管内部放下支架，这样对放置的硅片有一个不会下沉的支撑。最近单个石英舟的轻放置系统变得通用，这种系统把舟带到炉管中去，再把舟降低直到它们被工艺炉管撑住，然后支架撤回，将石英舟和硅片留在了炉管内，一个自动的炉管门关闭后就开始了工艺过程，工艺完成之后，支架重新进入炉管，将舟抬起并移出炉管外。

立式炉

近几年来对炉子工艺进行革新以后就产生了立式炉(图28)。与传统的卧式炉相比,立式炉的主要优点有: a) 不需要悬臂或轻放置,因为硅片放在石英舟中,而石英舟是不接触工艺炉管管壁的; b) 硅片能够以片盒到片盒的方式(对炉子的运作没有影响)被自动取放; c) 在洁净室内系统的占地面积比卧式炉稍微小一些。

十一.氧化层厚度的测量

在VLSI硅片制造工艺中,氧化膜厚度的精确测量是用到的一个重要的工艺控制手段,例如,VLSIMOS器件中栅氧的厚度(通常 $\leq 250\text{\AA}$)必须严格控制,因为它是一个直接决定器件开启电压 V_T 的参数。许多技术适用于氧化厚度的测量,最重要的有: a) 光学干涉; B) 椭圆对称法; c) 电容; d) 色谱的应用。微处理器控制的光学干涉设备在工业环境中被最广泛地用于厚度测量,自动椭偏仪设备也变得常用起来,而且正在逐渐受欢迎。

光学干涉方法是一项简单而且无害的技术,可以用于日常测量从低于 100\AA 到1衞多的热氧化层厚度,这一方法是基于从空气/ SiO_2 界面反射的光和从 Si/SiO_2 界面反射的光之间发生的干涉。这一干涉的基本方程为:

$$X_0 = \lambda (g-p) / 2n^* \quad (30)$$

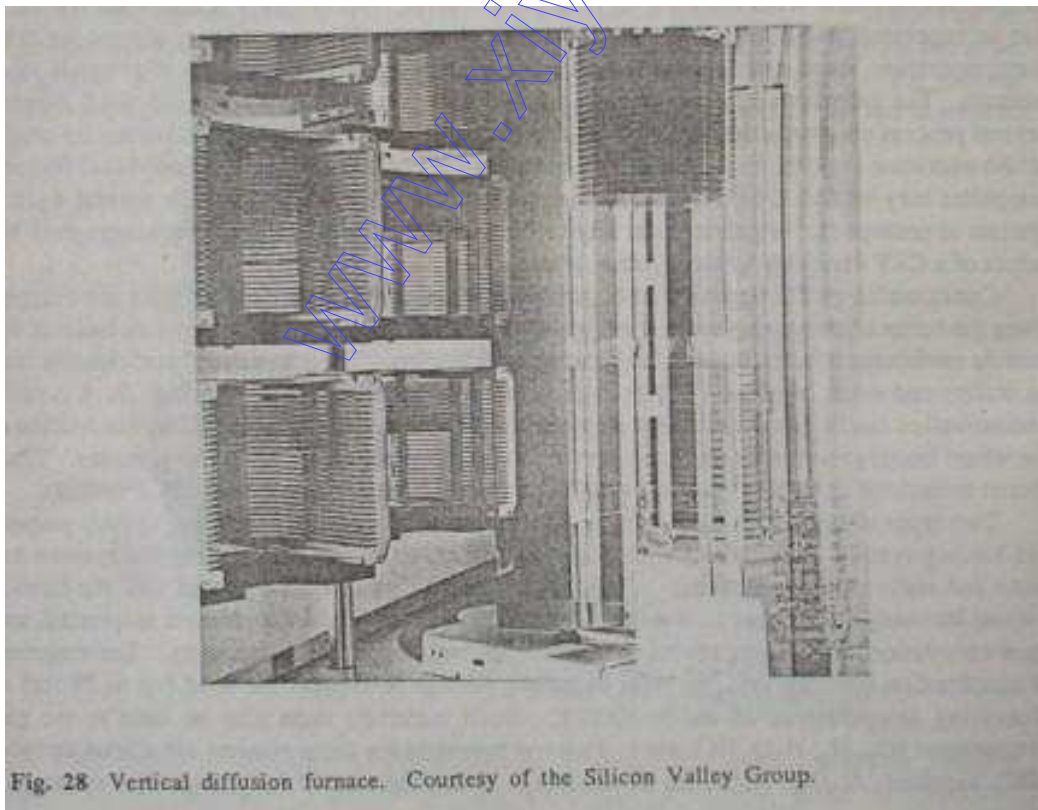


Fig. 28 Vertical diffusion furnace. Courtesy of the Silicon Valley Group.

这里 $n^*=(n_i^2-\sin^2\theta)^{1/2}$ ， n_i 是氧化膜的折射系数， θ 是光线相对于衬底的入射角； g 为干涉级； λ 为入射光的波长； p 为最后的相移（即 $p=(\Phi_s-\Phi_f)$ ， Φ_f 是空气/SiO₂界面的相移， Φ_s 为Si/SiO₂界面的相移）。方程（30）假设 n_i 与波长无关，并假设多级反射可以忽略不计。根据该方程可以推算出 $g=m+1/2$ 时，反射光出现最小能量值，这里 m 为一个整数（ $m=1, 2, 3, \dots$ ），当 $g=m$ 时可以得到最大能量值。

这项技术最广泛采用的手段是改变光的波长，光的波长制约着入射角常数。可提供紫外线到可见光区域入射光线的光谱仪在进行测量时使用，反射光强度作为波长的函数测得，然后高强的最小值可以带入到方程30中计算膜厚。

Riezman和VanGelder制作了一张干涉条纹图，在这张图中对于不同的反射级 g 膜厚被作为波长最小值的函数画出，膜厚可以通过多束干涉测量法单独测出，这是一项精确但是复杂的测量技术，这样，这张图就解释了相移量（ Φ_s 和 Φ_f ），多级反射以及色散效应。利用光学干涉和干涉条纹图进行测量的精确度在500~1000Å的范围内为±25Å。对于薄栅氧化膜（<500Å），干涉条纹图不能提供合适的结果，有关膜厚的数据必须直接从方程30计算得到。

微处理器控制的商用仪器的研制代替了干涉条纹图的应用，这样的自动系统包括一个微型光谱仪，它是用来测量波长在480nm到790nm范围内的反射光强度，还包括光栅单色仪以及光电倍增管探测器，这个仪器被安装在一个用来直反射光照明的定制显微镜上，透镜旋转台安装了10倍及40倍的正焦物镜（正焦意思是视野实际在焦点上，当物镜镜头切换时，只需要对焦距进行微调），观察器有一个10倍目镜，可以很精确地罩住需要测量的电路区域，在电路有源区进行的测量（例如接触孔）就能够用这一设备完成，膜厚可以用事先已有的折射系数值从方程30自动计算出来。

这样的自动光学干涉仪图29被广泛应用于测量Si上SiO₂、Si₃N₄、光刻胶的厚度，还有SiO₂上多晶硅的厚度（300~1200Å厚SiO₂）。对于测Si上SiO₂厚度的情况，这样的设备能够稳定测量400Å到30000Å范围内的膜厚，精度为±2%；对于略薄的氧化层，仪器要用特殊的算法去确定小到100Å的膜厚；至于比这个厚度再小的情况，就应当采用象椭圆对称法这样的技术。

椭圆对称法为测量氧化层厚度提供了一项更高的光学技术，它不仅用于测量更为特定波长时的光学折射系数。Archer是第一个用这种方法的人，在参考书64中可以找到对这一方法的详细分析。一般来说，热生长SiO₂层的折射系数 n_i 光波长为5460Å时恒定为1.46，从另外一

个高度来说，淀积膜的 n_i 值与淀积条件有很大关系，结果是热生长氧化层通常只需要一些厚度测量。



Fig. 29 Automated thin film thickness measuring system based on interference. Courtesy of Nanometrics, Inc.

椭圆对称法技术利用的是光从一个表面（在这里为Si/SiO₂界面）反射时光偏振状态的变化。偏振状态是由辐射光线在水平、垂直方向上投影的相对幅度，以及这两个投影之间的相位差决定的，偏振的改变取决于硅的光学常数、光线的入射角、膜厚的光学常数（即 n_i 以及消光系数 k ）以及膜厚厚度。如果衬底的光学常数（ n_i 、 k ）已知，膜厚对采用的照射光不吸收（ $k=0$ ），反射光束的偏振状态就取决于 n_i 以及这一可透过膜的厚度。

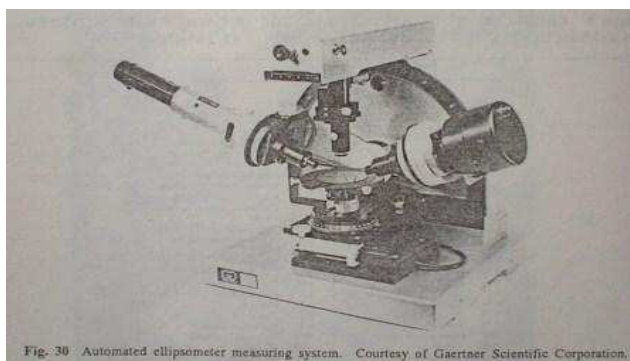


Fig. 30 Automated ellipsometer measuring system. Courtesy of Gaertner Scientific Corporation.

过去，椭圆对称法测量需要精细而且熟练的技巧来确定消光点（该点使得偏振态能够直接计算出来），因此开发研制了能直接输出 n_i 以及厚度值的自动设备（图30），这种仪器能够在4到20秒内测出从20Å到60000Å的氧化膜的厚度以及 n_i 值。该厚度测量做到精度±3Å、可重复性±1Å是可能的，折射系数确定的精度为±0.005个单位。这样的膜厚测量系统用途是十分多的，通常它们用于测量厚度以及其它绝缘膜的折射系数，这些绝缘膜包括：a) 氮化硅；b) 氮氧化硅（ SiO_xN_y ）；c) 硅衬底上的氧化铝（ Al_2O_3 ），它们也能被用于确定多层膜结构的

表8.在垂直荧光照射下观察到的热生长二氧化硅膜的色谱

膜厚(Å)	颜色和说明	膜厚(Å)	颜色和说明
0.05	褐色	0.68	带蓝色(不是蓝色, 但介于紫色和蓝绿色之间, 它更象紫红色和蓝绿色的混合色, 看上去显浅灰色)
0.07	棕色	0.72	蓝绿色到绿色(十分不明显)
0.10	黑紫色到红紫色	0.77	带黄色
0.12	宝蓝色	0.80	桔色(相当不明显)
0.15	淡青色到银蓝色	0.82	橙红色
0.17	银色到很淡的黄绿色	0.85	暗淡红紫色
0.20	淡金色或黄色到淡银色	0.86	紫色
0.22	略带桔黄色的金色	0.87	蓝紫色
0.25	桔色到甜瓜色	0.89	蓝色
0.27	红紫色	0.92	蓝绿色
0.30	蓝色到紫蓝色	0.95	暗黄绿色
0.31	蓝色	0.97	黄色到带黄色
0.32	蓝色到蓝绿色	0.99	桔色

的厚度，如Si上有一层 SiO_2 ， SiO_2 上再加一层多晶硅，或吞 SiO_2 上再加一层光刻胶。

0.34	淡绿色	1.00	粉红色	电 容法 也能 用于 测氧 化层 厚度, 但是 需要 做一 个 MOS 电容, 氧化 层厚 度为 $X_o =$ $C_{ox}Ag/$ $\epsilon_{ox}\epsilon_o$, 这里 C_{ox} 为 所测 氧化 层电 容, Ag 为栅 面积 ϵ_{ox} 为 SiO_2
0.35	绿色到黄绿色	1.02	紫红色	
0.36	黄绿色	1.05	红紫色	
0.37	绿黄色	1.06	紫色	
0.39	黄色	1.07	蓝紫色	
0.41	淡桔色	1.10	绿色	
0.42	粉红色	1.11	黄绿色	
0.44	紫红色	1.12	绿色	
0.46	红紫色	1.18	紫色	
0.47	紫色	1.19	红紫色	
0.48	蓝紫色	1.21	紫红色	
0.49	蓝色	1.24	粉红色到橙红色	
0.50	蓝绿色	1.25	桔色	
0.52	绿色(不明显)	1.28	带黄色	
0.54	黄绿色	1.32	天蓝色到绿蓝色	
0.56	绿黄色	1.40	桔色	
0.57	黄色到带黄色(不 是黄色, 但在这里 应该出现黄色, 有 时它却显出淡米灰 色或银色)	1.45	紫色	
0.58	淡桔色或黄色到不 太清楚的粉红色	1.46	蓝紫色	
0.60	粉红色	1.50	蓝色	
0.63	紫红色	1.54	暗黄绿色	

的绝缘常数， ϵ_0 为真空介电常数。与氧化层厚度相比电容金属电极必须要大，这是为了减小电容边缘效应，该效应会使测量产生错误。金属电极的面积需要知道精确值，因为计算时要用到该值，电容值是通过一个带偏压的电容器测得的，在偏压下硅处于多子聚集状态（对P型硅栅极加反压，反之亦然），这就保证了硅的电容值对测量没有影响。

氧化膜色谱为确定 SiO_2 膜厚提供了一个快速但是不太精确的方法，为了准备色谱，首先要长各种不同厚度的氧化层，然后用椭圆对称法或光学干涉法测量厚度，这些薄膜就变成了一个测量的标准，当每一种厚度的氧化膜表面受白光垂直照射时，其上就会有一种特殊的颜色，这些颜色对于不同的反射级是周期性反复的。硅片样片然后就可以和已知氧化膜厚度的硅片进行比较，样片和标准片薄膜对着不同角度的入射光线时，两片出现了同样的颜色序列，这说明所选择标准片的反射级数是吻合的，这样就确定了样片膜厚。这样的比较技术只能用于要快速确定氧化层厚度，并且不需要很高精度的场合。表8就是一张色谱，它列举了在Si上 SiO_2 观察到的颜色，这些 SiO_2 膜处于垂直的入射黄光照射下，不同的膜厚对应不同的颜色。

www.xiyutec.com